

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**



**PATENT APPLICATION**

THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of

Takeshi KIJIMA et al.

Application No.: 10/722,422

Filed: November 28, 2003

Docket No.: 117897

For: METHOD OF MANUFACTURING CERAMIC FILM, METHOD OF  
MANUFACTURING FERROELECTRIC CAPACITOR, CERAMIC FILM,  
FERROELECTRIC CAPACITOR, AND SEMICONDUCTOR DEVICE

**CLAIM FOR PRIORITY**

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Sir:

The benefit of the filing date of the following prior foreign application filed in the following foreign country is hereby requested for the above-identified patent application and the priority provided in 35 U.S.C. §119 is hereby claimed:

Japanese Patent Application No. 2002-371522 filed December 24, 2002

In support of this claim, a certified copy of said original foreign application:

☒ is filed herewith.

It is requested that the file of this application be marked to indicate that the requirements of 35 U.S.C. §119 have been fulfilled and that the Patent and Trademark Office kindly acknowledge receipt of this document.

Respectfully submitted,

James A. Oliff  
Registration No. 27,075

Thomas J. Pardini  
Registration No. 30,411

JAO:TJP/tbh

Date: June 28, 2004

**OLIFF & BERRIDGE, PLC**  
**P.O. Box 19928**  
**Alexandria, Virginia 22320**  
**Telephone: (703) 836-6400**

DEPOSIT ACCOUNT USE  
AUTHORIZATION  
Please grant any extension  
necessary for entry;  
Charge any fee due to our  
Deposit Account No. 15-0461

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

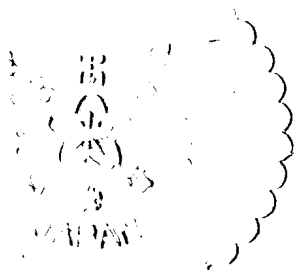
別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日                      2 0 0 2 年 1 2 月 2 4 日  
Date of Application:

出 願 番 号                      特 願 2 0 0 2 - 3 7 1 5 2 2  
Application Number:  
[ST. 10/C]:                      [ J P 2 0 0 2 - 3 7 1 5 2 2 ]

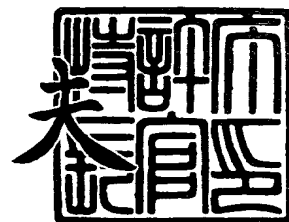
出 願 人                      セイコーエプソン株式会社  
Applicant(s):



2 0 0 3 年 1 2 月    1 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康



【書類名】 特許願

【整理番号】 EP-0410501

【提出日】 平成14年12月24日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 27/10

【発明者】

    【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

    【氏名】 名取 栄治

【発明者】

    【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

    【氏名】 木島 健

【特許出願人】

    【識別番号】 000002369

    【氏名又は名称】 セイコーエプソン株式会社

【代理人】

    【識別番号】 100090479

    【弁理士】

    【氏名又は名称】 井上 一

    【電話番号】 03-5397-0891

【選任した代理人】

    【識別番号】 100090387

    【弁理士】

    【氏名又は名称】 布施 行夫

    【電話番号】 03-5397-0891

## 【選任した代理人】

【識別番号】 100090398

【弁理士】

【氏名又は名称】 大淵 美千栄

【電話番号】 03-5397-0891

## 【手数料の表示】

【予納台帳番号】 039491

【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9402500

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 セラミックス膜の製造方法および強誘電体キャパシタの製造方法、ならびにセラミックス膜、強誘電体キャパシタおよび半導体装置

【特許請求の範囲】

【請求項 1】 複合酸化物を含む原材料体を、2 気圧以上に加圧され、かつ体積比 10 % 以下の酸素を含む雰囲気中で熱処理することにより結晶化させることを含む、セラミックス膜の製造方法。

【請求項 2】 複合酸化物を含む原材料体を、2 気圧以上に加圧された状態でラピッド・サーマル・アニール法を用いて熱処理することにより結晶化させることを含む、セラミックス膜の製造方法。

【請求項 3】 請求項 2 において、  
前記熱処理は、体積比 10 % 以下の酸素を含む雰囲気中で行われる、セラミックス膜の製造方法。

【請求項 4】 請求項 1 ～ 3 のいずれかにおいて、  
前記熱処理は、少なくとも昇温前に 2 気圧以上に加圧することを含む、セラミックス膜の製造方法。

【請求項 5】 請求項 1 ～ 3 のいずれかにおいて、  
前記複合酸化物は、構成元素に Pb を含み、  
前記熱処理は、昇温過程において少なくとも 100℃ 以下で 2 気圧以上に加圧した後に、さらに昇温を行うことを含む、セラミックス膜の製造方法。

【請求項 6】 請求項 1 ～ 5 のいずれかにおいて、  
前記熱処理の昇温過程を大気圧に対して加圧状態で行うとともに、前記熱処理の降温過程を前記加圧状態に対して減圧状態で行うことを含む、セラミックス膜の製造方法。

【請求項 7】 請求項 1 ～ 6 のいずれかにおいて、  
前記原材料体は、前記複合酸化物の加水分解物および重縮合物の少なくともいずれかを含むゾルゲル原料と、前記複合酸化物の構成元素を有機溶媒中に含む M O D 原料との混合物である、セラミックス膜の製造方法。

【請求項 8】 請求項 1～7 のいずれかにおいて、

前記原材料体は、前記複合酸化物に加えて、該複合酸化物に対して触媒作用を有する常誘電体材料が混在する、セラミックス膜の製造方法。

【請求項 9】 請求項 8 において、

前記常誘電体材料は、構成元素中に S i または G e を含む酸化物、または構成元素中に S i および G e を含む酸化物からなる、セラミックス膜の製造方法。

【請求項 10】 請求項 1～9 のいずれかに記載された製造方法により形成される、セラミックス膜。

【請求項 11】 請求項 10 に記載されたセラミックス膜をゲート絶縁膜として有する、半導体装置。

【請求項 12】 基体上に下部電極を形成し、

複合酸化物を含む原材料体を、2 気圧以上に加圧され、かつ体積比 10 % 以下の酸素を含む雰囲気中および 100℃/分以下の昇温速度の条件で熱処理することにより、前記下部電極の上に前記複合酸化物を構成する第 1 金属と該下部電極を構成する第 2 金属との化合物からなる下部合金膜を形成するとともに、該下部合金膜の上に前記原材料体が結晶化されたセラミックス膜を形成し、

前記セラミックス膜の上に上部電極を形成することを含む、強誘電体キャパシタの製造方法。

【請求項 13】 請求項 12 において、

前記熱処理は、少なくとも昇温前に 2 気圧以上に加圧することを含む、強誘電体キャパシタの製造方法。

【請求項 14】 請求項 12 において、

前記複合酸化物は、構成元素に P b を含み、

前記熱処理は、昇温過程において少なくとも 100℃以下で 2 気圧以上に加圧した後に、さらに昇温を行うことを含む、強誘電体キャパシタの製造方法。

【請求項 15】 請求項 12～14 のいずれかにおいて、

前記熱処理の昇温過程を大気圧に対して加圧状態で行うとともに、前記熱処理の降温過程を前記加圧状態に対して減圧状態で行うことを含む、強誘電体キャパシタの製造方法。

【請求項 16】 請求項 12～15 のいずれかにおいて、

前記セラミックス膜の上に前記上部電極を形成する前に、前記セラミックス膜の上に前記上部電極を構成する第 3 金属の酸化膜を形成し、該酸化膜を、2 気圧以上に加圧された状態で熱処理することにより、前記第 1 金属と前記第 3 金属との化合物からなる上部合金膜を形成することを含み、

前記上部電極は、前記上部合金膜の上に形成される、強誘電体キャパシタの製造方法。

【請求項 17】 基体上に下部電極を形成し、

前記下部電極の上に複合酸化物を構成する第 1 金属の酸化膜を形成し、

前記酸化膜を、2 気圧以上に加圧された状態で第 1 熱処理することにより、前記第 1 金属と前記下部電極を構成する第 2 金属との化合物からなる下部合金膜を形成し、

複合酸化物を含む原材料体を、2 気圧以上に加圧された状態でラピッド・サーマル・アニール法を用いて第 2 熱処理することにより、前記下部合金膜の上に前記原材料体が結晶化されたセラミックス膜を形成し、

前記セラミックス膜の上に上部電極を形成することを含む、強誘電体キャパシタの製造方法。

【請求項 18】 請求項 17 において、

前記第 2 熱処理は、体積比 10% 以下の酸素を含む雰囲気中で行われる、強誘電体キャパシタの製造方法。

【請求項 19】 請求項 17 または 18 において、

前記熱処理は、少なくとも昇温前に 2 気圧以上に加圧することを含む、強誘電体キャパシタの製造方法。

【請求項 20】 請求項 17 または 18 において、

前記複合酸化物は、構成元素に Pb を含み、

前記熱処理は、昇温過程において少なくとも 100℃ 以下で 2 気圧以上に加圧した後に、さらに昇温を行うことを含む、強誘電体キャパシタの製造方法。

【請求項 21】 請求項 17～20 のいずれかにおいて、

前記第 2 熱処理の昇温過程を大気圧に対して加圧状態で行うとともに、前記第

2 熱処理の降温過程を前記加圧状態に対して減圧状態で行うことを含む、強誘電体キャパシタの製造方法。

【請求項 2 2】 請求項 1 7 ~ 2 1 のいずれかにおいて、

前記セラミックス膜の上に上部電極を形成する前に、前記セラミックス膜の上に前記上部電極を構成する第 3 金属の酸化膜を形成し、該酸化膜を、2 気圧以上に加圧された状態で第 3 熱処理することにより、前記第 1 金属と前記第 3 金属との化合物からなる上部合金膜を形成することを含み、

前記上部電極は、前記上部合金膜の上に形成される、強誘電体キャパシタの製造方法。

【請求項 2 3】 請求項 1 2 ~ 2 2 のいずれかにおいて、

前記原材料体は、前記複合酸化物の加水分解物および重縮合物の少なくともいずれかを含むゾルゲル原料と、前記複合酸化物の構成元素を有機溶媒中に含む M O D 原料との混合物である、強誘電体キャパシタの製造方法。

【請求項 2 4】 請求項 1 2 ~ 2 3 のいずれかにおいて、

前記原材料体は、前記複合酸化物に加えて、該複合酸化物に対して触媒作用を有する常誘電体材料が混在する、強誘電体キャパシタの製造方法。

【請求項 2 5】 請求項 2 4 において、

前記常誘電体材料は、構成元素中に S i または G e を含む酸化物、または構成元素中に S i および G e を含む酸化物からなる、強誘電体キャパシタの製造方法。

【請求項 2 6】 基体上に少なくとも、下部電極、セラミックス膜、および

上部電極を形成し、

少なくとも前記上部電極を形成した後に、2 気圧以上に加圧された状態で強誘電体特性を回復するための熱処理を行うことを含む、強誘電体キャパシタの製造方法。

【請求項 2 7】 基体上に少なくとも、下部電極、セラミックス膜、および

上部電極を形成し、

少なくとも前記セラミックス膜を所与の形状にエッチングした後に、2 気圧以上に加圧された状態で強誘電体特性を回復するための熱処理を行うことを含む、

強誘電体キャパシタの製造方法。

【請求項 28】 請求項 26 または 27 において、

前記強誘電体特性を回復するための熱処理は、ラピッド・サーマル・アニール法を用いて行われる、強誘電体キャパシタの製造方法。

【請求項 29】 請求項 12 ～ 28 のいずれかに記載された製造方法により形成される、強誘電体キャパシタ。

【請求項 30】 請求項 29 に記載された強誘電体キャパシタを含む、半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、セラミックス膜の製造方法および強誘電体キャパシタの製造方法、ならびにセラミックス膜、強誘電体キャパシタおよび半導体装置に関する。

【0002】

【背景技術】

現在、半導体装置（例えば、強誘電体メモリ（FeRAM））に適用される強誘電体膜として、ペロブスカイト構造を有する強誘電体膜（例えば、PbZrTiO系）や層状ペロブスカイト構造を有する強誘電体膜（例えば、BiLaTiO系、BiTiO系、SrBiTaO系）が提案されている。

【0003】

これらの強誘電体膜の材料に含まれるPbやBiは、蒸気圧が高く、低温で揮発しやすい。そして、強誘電体膜の結晶化過程においては、高温下での熱処理を行うため、PbやBiなどは、強誘電体の結晶化に必要な雰囲気中の酸素と結合して飛散してしまい、結晶化された強誘電体膜の特性に望ましくない影響を与える。

【0004】

また、結晶化された強誘電体膜の格子定数は、電極材料として用いられる金属膜の格子定数と必ずしも合致しないため、MIM（Metal-Insulator-Metal）構造の強誘電体キャパシタに適用した場合に格子不整合による歪みが生じ、特性が

劣化しやすい。このような格子不整合を解消するため、強誘電体膜と電極との間に合金膜を形成したキャパシタ構造が提案されている（特許文献1参照。）。

#### 【0005】

##### 【特許文献1】

国際公開第00/17929号パンフレット

#### 【0006】

##### 【発明が解決しようとする課題】

本発明の目的は、良好な特性を有するセラミックス膜の製造方法、およびこの製造方法により得られるセラミックス膜を提供することにある。

#### 【0007】

また、本発明の他の目的は、セラミックス膜と電極との間の界面を改善し、疲労特性を向上させることができる強誘電体キャパシタの製造方法、およびこの製造方法により得られる強誘電体キャパシタを提供することにある。

#### 【0008】

また、本発明の他の目的は、本発明のセラミックス膜または強誘電体キャパシタが適用された半導体装置を提供することにある。

#### 【0009】

##### 【課題を解決するための手段】

##### 1. セラミックス膜の製造方法

(A) 本発明の第1のセラミックス膜の製造方法は、  
複合酸化物を含む原材料体を、2気圧以上に加圧され、かつ体積比10%以下の酸素を含む雰囲気中で熱処理することにより結晶化させることを含む。

#### 【0010】

本発明によれば、2気圧以上の加圧状態によって、原材料体に含まれる金属材料（例えば、Pb、Biなど）の蒸気発生を抑えるとともに、雰囲気中に含まれる酸素を体積比において10%以下とすることで、これらの金属材料と酸素との結合を抑制することができ、良好な結晶状態のセラミックス膜を得ることができる。

#### 【0011】

(B) 本発明の第2のセラミックス膜の製造方法は、  
複合酸化物を含む原材料体を、2気圧以上に加圧された状態でラピッド・サーマル・アニール法を用いて熱処理することにより結晶化させることを含む。

#### 【0012】

本発明によっても、2気圧以上の加圧状態によって、高温の熱処理に伴う原材料体に含まれる金属材料（例えば、Pb、Biなど）の蒸気発生を抑えることができる。

#### 【0013】

また、強誘電体膜は、結晶化における熱処理において低速で昇温を行うと、初期結晶核が様々な角度で発生するために、結晶面がランダムに配向しやすい。そこで、本発明では、数十℃/秒以上の急速加熱を行うラピッド・サーマル・アニール法を用いて熱処理を行うことで、結晶の配向性が高いセラミックス膜を得ることができる。

#### 【0014】

また、本発明の第2のセラミックス膜の製造方法においても、熱処理を、体積比10%以下の酸素を含む雰囲気中で行うことで、原材料体に含まれる金属材料と酸素との結合を抑制して、さらに良好な結晶状態のセラミックス膜を得ることができる。

#### 【0015】

### 2. 強誘電体キャパシタの製造方法

(A) 本発明の第1の強誘電体キャパシタの製造方法は、  
基体上に下部電極を形成し、  
複合酸化物を含む原材料体を、2気圧以上に加圧され、かつ体積比10%以下の酸素を含む雰囲気中および100℃/分以下の昇温速度の条件で熱処理することにより、前記下部電極の上に前記複合酸化物を構成する第1金属と該下部電極を構成する第2金属との化合物からなる下部合金膜を形成するとともに、該下部合金膜の上に前記原材料体が結晶化されたセラミックス膜を形成し、  
前記セラミックス膜の上に上部電極を形成することを含む。

#### 【0016】

本発明において、第1金属とは、強誘電体となる複合酸化物に含まれる金属であって、ペロブスカイト構造を有する強誘電体膜の場合、例えば、Pb、Zr、Tiなどが挙げられ、層状ペロブスカイト構造を有する強誘電体膜の場合、例えば、Bi、La、Ti、Sr、Taなどが挙げられるが、これらに限定されない。

#### 【0017】

また、本発明において、第2金属とは、強誘電体キャパシタの電極材料として用いられる公知の物質の中から選択され、例えば、Pt、Ir、Al、Au、Ag、Ru、Srや、これらを構成元素に含む導電性酸化物あるいは導電性窒化物などが挙げられるが、これらに限定されない。

#### 【0018】

本発明によれば、2気圧以上の加圧状態によって、原材料体に含まれる金属材料（例えば、Pb、Biなど）の蒸気発生を抑えるとともに、雰囲気中に含まれる酸素を体積比において10%以下とすることで、これらの金属材料と酸素との結合を抑制することができ、良好な結晶状態のセラミックス膜を得ることができる。

#### 【0019】

さらに、本発明では、熱処理における昇温速度を100℃/分以下とすることにより、熱処理の昇温過程の比較的低い温度領域で下部電極とセラミックス膜との双方と格子整合しやすい下部合金膜を生成しつつ、セラミックス膜の結晶化が行われる。これにより、下部電極とセラミックス膜との格子不整合による格子歪みが緩和され、各層間の界面が良好なものとなるため、歪みの少ない良好な結晶状態のセラミックス膜が得られる。

#### 【0020】

従って、本発明の製造方法によれば、各層間の界面およびセラミックス膜の結晶状態が良好であるため、強誘電体キャパシタの分極特性および疲労特性を向上させることができる。

#### 【0021】

(B) 本発明の第2の強誘電体キャパシタの製造方法は、

基体上に下部電極を形成し、  
前記下部電極の上に複合酸化物を構成する第 1 金属の酸化膜を形成し、  
前記酸化膜を、2 気圧以上に加圧された状態で第 1 熱処理することにより、前記第 1 金属と前記下部電極を構成する第 2 金属との化合物からなる下部合金膜を形成し、  
複合酸化物を含む原材料体を、2 気圧以上に加圧された状態でラピッド・サーマル・アニール法を用いて第 2 熱処理することにより、前記下部合金膜の上に前記原材料体が結晶化されたセラミックス膜を形成し、  
前記セラミックス膜の上に上部電極を形成することを含む。

#### 【0 0 2 2】

本発明において、第 1 金属および第 2 金属は、上記第 1 の強誘電体キャパシタの製造方法の場合と同義である。

#### 【0 0 2 3】

本発明によれば、下部電極の上に複合酸化物を構成する第 1 金属の酸化膜を形成し、これを第 1 熱処理によって下部電極を構成する第 2 金属との化合物からなる下部合金膜を生成する。この下部合金膜は、下部電極とセラミックス膜との双方と格子整合しやすいので、下部電極とセラミックス膜との格子不整合による格子歪みが緩和され、各層間の界面が良好なものとなり、歪みの少ない良好な結晶状態のセラミックス膜が得られる。

#### 【0 0 2 4】

さらに、本発明では、複合酸化物を含む原材料体に対して 2 気圧以上に加圧された状態で数十℃/秒以上の急速加熱を行うラピッド・サーマル・アニール法を用いて第 2 熱処理を行うことで、原材料体に含まれる金属材料（例えば、Pb、Bi など）の蒸気発生を抑えるとともに、所望の結晶面に配向した結晶状態の良好なセラミックス膜を得ることができる。

#### 【0 0 2 5】

従って、本発明の製造方法によれば、各層間の界面およびセラミックス膜の結晶状態が良好であるため、強誘電体キャパシタの分極特性および疲労特性を向上させることができる。

## 【 0 0 2 6 】

また、本発明の第 2 の強誘電体キャパシタの製造方法では、第 2 熱処理を、体積比 1 0 % 以下の酸素を含む雰囲気中で行うことで、原材料体に含まれる金属材料と酸素との結合を抑制して、さらに良好な結晶状態のセラミックス膜を得ることができ、強誘電体キャパシタの特性を向上させることができる。

## 【 0 0 2 7 】

さらに、本発明の第 1 、第 2 の強誘電体キャパシタの製造方法では、前記セラミックス膜の上に前記上部電極を形成する前に、前記セラミックス膜の上に前記上部電極を構成する第 3 金属の酸化膜を形成し、該酸化膜を、2 気圧以上に加圧された状態で熱処理することにより、前記第 1 金属と前記第 3 金属との化合物からなる上部合金膜を形成することを含み、前記上部電極を、前記上部合金膜の上に形成することができる。

## 【 0 0 2 8 】

かかる態様によれば、セラミックス膜と上部電極との間の界面においても上部合金膜によって各層間の格子歪みが緩和されるため、良好な特性の強誘電体キャパシタを得ることができる。さらに、この上部合金膜を生成するための熱処理は、2 気圧以上に加圧された状態で行われるため、セラミックス膜の表面からの複合酸化物に含まれる金属材料（例えば、P b、B i など）の蒸気発生を抑えることができる。

## 【 0 0 2 9 】

(C) 本発明の第 3 の強誘電体キャパシタの製造方法は、  
基体上に少なくとも、下部電極、セラミックス膜、および上部電極を形成し、  
少なくとも前記上部電極を形成した後に、2 気圧以上に加圧された状態で強誘電体特性を回復するための熱処理を行うことを含む。

## 【 0 0 3 0 】

本発明の第 3 の強誘電体キャパシタの製造方法では、基体上に強誘電体キャパシタ構造を作製してから、ポストアニールとして 2 気圧以上に加圧された状態で熱処理を行うことでセラミックス膜と上部電極および下部電極との界面状態が改善され、強誘電体特性の回復を図ることができる。なお、かかる製造方法におい

て、熱処理は、ラピッド・サーマル・アニール法を用いて行うことができる。

【0031】

(D) 本発明の第4の強誘電体キャパシタの製造方法は、  
基体上に少なくとも、下部電極、セラミックス膜、および上部電極を形成し、  
少なくとも前記セラミックス膜を所与の形状にエッチングした後に、2気圧以上に加圧された状態で強誘電体特性を回復するための熱処理を行うことを含む。

【0032】

本発明の第4の強誘電体キャパシタの製造方法では、少なくともセラミックス膜がエッチングされた後にポストアニールとして2気圧以上に加圧された状態で熱処理を行うことで、エッチング工程でのプロセスダメージを回復させることができる。なお、かかる製造方法において、熱処理は、ラピッド・サーマル・アニール法を用いて行うことができる。

【0033】

なお、本発明のセラミックス膜の製造方法および強誘電体キャパシタの製造方法は、少なくとも以下の態様を取り得る。

【0034】

(a) 前記原材料体を結晶化させるための熱処理では、少なくとも昇温前に2気圧以上に加圧することができる。

【0035】

かかる態様によれば、結晶化過程における雰囲気中の圧力を昇温前に高めておくことで、熱処理の低温領域における複合酸化物に含まれる金属材料（例えば、Pb、Biなど）の蒸気発生を効果的に抑制することができる。

【0036】

(b) 前記複合酸化物は、構成元素にPbを含み、前記原材料体を結晶化させるための熱処理では、昇温過程において少なくとも100℃以下で2気圧以上に加圧した後に、さらに昇温を行うことができる。

【0037】

かかる態様によれば、熱処理の昇温過程において100℃以下の低温領域で、2気圧以上に加圧しておくことにより、その後の昇温によってPbが含まれる複

合酸化物の原材料体中から P b が雰囲気中の酸素と結合して蒸気が発生するのを防止する効果をより確実なものとすることができる。

【 0 0 3 8 】

(c) 前記原材料体を結晶化させるための熱処理の昇温過程を大気圧に対して加圧状態で行うとともに、かかる熱処理の降温過程を前記加圧状態に対して減圧状態で行うことができる。

【 0 0 3 9 】

かかる態様によれば、昇温過程においては、加圧によって原材料体から金属材料が離脱することを防止し、降温過程においては、加圧状態から減圧していくことによって雰囲気中に含まれる余剰材料などの不純物のセラミックス膜への付着を防止することができる。

【 0 0 4 0 】

(d) 前記原材料体は、前記複合酸化物の加水分解物および重縮合物の少なくともいずれかを含むゾルゲル原料と、前記複合酸化物の構成元素を有機溶媒中に含む M O D 原料との混合物とすることができる。

【 0 0 4 1 】

強誘電体を構成する複合酸化物には、低温領域で蒸気が発生しやすい金属材料（例えば、P b、B i など）が含まれるため、高温処理を伴う結晶化のためにはこれらの材料を過剰に添加している場合が多い。

【 0 0 4 2 】

かかる態様によれば、複合酸化物の構成元素が加水分解ないしは重縮合によって結合しているゾルゲル原料と各構成元素が溶媒中で比較的自由に移動可能な M O D 原料との混合物によって原材料体を構成することで、両原料が原材料体の結晶化過程において補完的に機能するため、原材料体中の過剰な添加物を低減することができ、良好な表面モフォロジーのセラミックス膜が生成できる。

【 0 0 4 3 】

(e) 前記原材料体は、前記複合酸化物に加えて、該複合酸化物に対して触媒作用を有する常誘電体材料が混在してもよい。

【 0 0 4 4 】

かかる態様によれば、原材料体に強誘電体を構成する複合酸化物に加えて、常誘電体材料が混在することにより、複合酸化物の結晶化過程において、複合酸化物の一部の構成元素が常誘電体材料の構成元素と置換して結晶化温度を低下させることができる。

#### 【0045】

このような常誘電体材料としては、例えば、構成元素中に S i または G e を含む酸化物、または構成元素中に S i および G e を含む酸化物を採用することができる。

#### 【0046】

### 3. セラミックス膜、強誘電体キャパシタ、半導体装置

(A) 本発明のセラミックス膜は、本発明のセラミックス膜の製造方法により得られる。

#### 【0047】

(B) 本発明の強誘電体キャパシタは、本発明の強誘電体キャパシタの製造方法により得られる。

#### 【0048】

(C) 本発明の第 1 の半導体装置は、本発明のセラミックス膜をゲート絶縁膜として有する。

#### 【0049】

(D) 本発明の第 2 の半導体装置は、本発明の強誘電体キャパシタを含む。

#### 【0050】

### 【発明の実施の形態】

以下、本発明に好適な実施の形態について、図面を参照しながら説明する。

#### 【0051】

### [第 1 の実施形態]

図 1 (A) ~ 図 1 (E) は、本実施の形態に係る強誘電体キャパシタの製造工程を模式的に示す断面図である。

#### 【0052】

まず、図 1 (A) に示すように、基体 1 0 の上に下部電極 2 0 を形成する。下

部電極 20 は、例えば、Pt、Ir、Al、Au、Ag、Ru、Sr 等の金属や、酸化物導電体（例えば、 $\text{IrO}_x$  等）や、窒化物導電体（例えば、 $\text{TiN}$  等）などを材料としてスパッタ法を用いて形成することができる。また、下部電極 20 は、単層膜でもよいし、積層した多層膜でもよい。

#### 【0053】

次に、図 1 (B) に示すように、下部電極 20 の上に複合酸化物を含む原材料体 30 を形成する。原材料体 30 を形成する方法としては、塗布法、LSMCD 法を挙げることができる。塗布法としては、例えば、スピコート法、ディッピング法を挙げることができる。この原材料体 30 には、ゾルゲル原料と MOD 原料とが含まれる。ゾルゲル原料は、MOD 原料に比べて、結晶化温度が低く、結晶核の形成速度および結晶成長速度が速い原料が選択される。

#### 【0054】

ゾルゲル原料は、具体的には次のようにして調整することができる。まず、炭素数が 4 以下よりなる金属アルコキシドを混合し、加水分解および重縮合を行う。この加水分解および重縮合によって、 $\text{M}-\text{O}-\text{M}-\text{O}\cdots$  の強固な結合ができる。このとき得られる  $\text{M}-\text{O}-\text{M}$  の結合は、セラミックスの結晶構造（ペロブスカイト構造）に近い構造を有する。ここで、M は金属元素（例えば、Bi、Ti、La、Pb など）であり、O は酸素を示す。次に、加水分解および重縮合を行うことにより得られた生成物に溶媒を加え、原料を得る。こうして、ゾルゲル原料を調整することができる。

#### 【0055】

MOD 原料としては、例えば、セラミックス膜の構成元素同士が直接または間接的に連続して接続された多核金属錯体原料を挙げることができる。MOD 原料は、具体的にはカルボン酸の金属塩を挙げることができる。カルボン酸としては、酢酸、2-エチルヘキサン酸などを挙げることができる。金属としては、例えば、Bi、Ti、La、Pbなどを挙げることができる。MOD 原料においても、ゾルゲル原料と同様に、 $\text{M}-\text{O}$  の結合を有する。しかし、 $\text{M}-\text{O}$  結合は、重縮合を行って得られるゾルゲル原料のように連続した結合にはなっておらず、また、結合構造もリニア構造に近くペロブスカイト構造とはかけ離れている。

## 【0056】

また、原材料体30において、ゾルゲル原料とMOD原料とは、それぞれ複合酸化物の化学量論的組成に調整され、かつこれらの混合物には複合酸化物に含まれる金属材料（例えば、Pb、Bi）を、前記化学量論的組成に対して多くとも5%過剰に含ませることができる。例えば、Pb、Biなどの金属材料は低温で酸素と結合して蒸気が発生するため、結晶化過程において不足を補うために、従来は10%～20%のPbやBiを過剰添加物として原材料体30に含ませていた。しかし、結晶化後において残留した過剰添加物は、セラミックス膜40の結晶間や結晶と電極との間に入り込み、結晶品質を低下させる原因ともなり得る。

## 【0057】

そこで、本実施の形態の製造方法においては、予め元素配置が結晶に近いゾルゲル原料と構成元素が自由に移動しやすいMOD原料とを混合することにより、両原料が結晶化の際に補完的に機能して、PbやBiなどの過剰添加物をできるだけ少なくすることができ、具体的には化学量論的組成に対して5%以下することができる。これにより、原材料体30の結晶化後に余ったPb、Biなどの過剰添加物が結晶と結晶との間や下部電極20と結晶との間に入り込んで、変質層が生成されるのを防止することができる。

## 【0058】

なお、原材料体30には、複合酸化物に加えて、該複合酸化物に対して触媒作用を有する常誘電体材料が混在してもよい。原材料体30中に強誘電体を構成する複合酸化物に加えて、常誘電体材料が混在することにより、複合酸化物の結晶化過程において、複合酸化物の一部の構成元素が常誘電体材料の構成元素と置換して結晶化温度を低下させることができる。

## 【0059】

このような常誘電体材料としては、例えば、構成元素中にSiまたはGeを含む酸化物、または構成元素中にSiおよびGeを含む酸化物を採用することができる。かかる酸化物は、 $ABO_X$ または $BO_X$ で表される常誘電体材料であって、AサイトはPb、Bi、Hf、Zr、V、Wのいずれかの単元素または複合元素からなり、BサイトはSi、Geのいずれかの単元素または複合元素からなる

材料を採用することができる。具体的には、 $\text{PbSiO}$ 系 ( $\text{Pb}_5\text{Si}_3\text{O}_X$ 、 $\text{Pb}_2\text{Si}_1\text{O}_X$ )、 $\text{PbGeO}$ 系 ( $\text{Pb}_5\text{Ge}_3\text{O}_X$ 、 $\text{Pb}_2\text{Ge}_1\text{O}_X$ )、 $\text{BiSiO}$ 系 ( $\text{Bi}_4\text{Si}_3\text{O}_X$ 、 $\text{Bi}_2\text{Si}_1\text{O}_X$ )、 $\text{BiGeO}$ 系 ( $\text{Bi}_4\text{Ge}_3\text{O}_X$ 、 $\text{Bi}_2\text{Si}_1\text{O}_X$ )、 $\text{ZrGeO}_X$ 、 $\text{HfGeO}_X$ 、 $\text{VgeO}_X$ 、 $\text{WGeO}_X$ 、 $\text{VSiO}_X$ 、 $\text{WSiO}_X$ 等が挙げられる。なお、AサイトにZr、Hf、V、Wを用いた場合は、強誘電体の酸素欠損の抑制効果が有る。

#### 【0060】

次に、必要に応じて、原材料体30を乾燥および仮焼成する。

#### 【0061】

次に、図1 (C) および図1 (D) に示すように、原材料体30を熱処理することにより、原材料体30を結晶化させてセラミックス膜40を形成する。一般に、ゾルゲル原料は、MOD原料に比べて、結晶化温度が低い。また、ゾルゲル原料は、MOD原料に比べて、結晶核の形成速度および結晶成長速度が速い。従って、これらの混合物である原材料体30の結晶化過程では、ゾルゲル原料の結晶化がMOD原料の結晶化より先行して進むことにより、ゾルゲル原料により形成される結晶核の間隙にMOD原料が残ることになる。すると、ゾルゲル原料の結晶核の間隙においてMOD原料は独立に結晶化が進行し、間隙が埋められていく。また、ゾルゲル原料とMOD原料とでは、結晶の配向しやすい方向が異なる。従って、両原料の結晶化過程では、互いに成長を遮断し合い、微細な結晶が成長する。その結果、形成されるセラミックス膜40においては、表面モフォロジーが良好なものとなる。

#### 【0062】

また、本実施の形態の製造方法では、この熱処理の昇温過程において100℃以下の低温領域において2気圧以上の加圧状態としている。これは、例えば、 $\text{PbZrTiO}$ 系 (以下、PZTという) の複合酸化物においてはPbが、比較的低温で酸素と結合して雰囲気中に飛散しやすいことが知られており (電気化学便覧第4版、128頁、丸善、1985年発行を参照)、かかる金属材料が雰囲気中に飛散するのを防止することを目的とするものである。なお、かかる熱処理において、昇温前に2気圧以上の加圧状態としてもよい。

## 【0 0 6 3】

また、本実施の形態では、かかる熱処理を体積比 1 0 % 以下の酸素を含む雰囲気中で行うことにより、金属材料が酸素と結びついて脱離することを防ぐことができるため、加圧による金属材料の飛散防止効果をさらに高めることができる。

## 【0 0 6 4】

さらに、かかる熱処理では、昇温過程を上記したように大気圧に対して加圧状態で行うとともに、降温過程を前記加圧状態に対して減圧状態で行うことができる。これにより、昇温過程においては、加圧によって原材料体から金属材料が離脱することを防止し、降温過程においては、加圧状態から減圧していくことによって雰囲気中に含まれる余剰材料などの不純物のセラミックス膜への付着やセラミックス膜中における変質層の生成を防止することができる。

## 【0 0 6 5】

なお、本実施の形態の手法は、P b と同様に低温領域で酸素と結合して雰囲気中に飛散しやすいB i を含んでいる例えば、B i L a T i O 系（以下、B L T という）、B i T i O 系（以下、B I T という）、およびS r B i T a O 系（以下、S B T という）の複合酸化物の結晶化においても有効である。

## 【0 0 6 6】

さらに、上記熱処理では、昇温過程において、下部電極 2 0 とセラミックス膜 4 0 との間に下部合金膜 2 4 を形成することができる。この下部合金膜 2 4 は、下部電極 2 0 を構成する金属元素と原材料体 3 0 に含まれる金属元素の合金により構成される。このとき、原材料体 3 0 に複合酸化物の化学量論的組成に対して過剰に含まれるP b やB i などの金属材料の添加物が、下部合金膜 2 4 の材料となる。

## 【0 0 6 7】

ここで、例えば、P Z T においては、P t を下部電極 2 0 の材料として選択した場合、下部電極 2 0 の格子定数 (a, b, c: 3.96) とセラミックス膜 4 0 の格子定数 (a, b: 4.04, c: 4.14) とが一致しないため、界面において格子不整合による歪みが発生する。この歪みは、強誘電体キャパシタの疲労特性などに影響を及ぼすため、できるだけ低減されることが望ましい。P Z T のセラミックス膜 4 0 に対

して格子定数が近い物質としては  $PbPt_3$  ( $a, b, c: 4.05$ ) が挙げられる。 $Pb$  と  $Pt$  からなる合金化合物としては、 $PbPt_3$  の他に、 $PbPt$  ( $a, b: 4.24$ 、 $c: 5.48$ )、 $Pb_2Pt$  ( $a, b: 6.934$ 、 $c: 5.764$ )、 $Pb_4Pt$  ( $a, b: 6.64$ 、 $c: 5.97$ ) が考えられるが、 $PbPt_3$  の格子定数 ( $a, b, c: 4.05$ ) は、 $PZT$  のセラミックス膜 40 の格子定数 ( $a, b: 4.04$ 、 $c: 4.14$ ) とのミスマッチが少ないため、下部合金膜 24 として好適である。このように考えると、下部合金膜 24 に好適な  $Pb$  は価数が高いことが必要であり、価数の高い  $Pb$  の酸化物  $PbO_2$  や  $Pb_3O_4$  は、原材料体 30 の結晶化温度に対して低温領域で蒸気となりやすい。すなわち、下部合金膜 24 の生成プロセスは、価数の高い金属材料を有効に使うために、低温領域で行う必要がある。

#### 【0068】

そこで、本実施の形態の熱処理では、 $100^\circ\text{C}/\text{分}$  以下の低い昇温速度で昇温を行うことにより、約  $100^\circ\text{C} \sim 200^\circ\text{C}$  の低温領域で図 1 (C) に示すように、下部電極 20 と結晶化中の原材料体 30 との間に下部合金膜 24 が形成される。この下部合金膜 24 の存在によって、各層間の界面の格子不整合による歪みが緩和され、結晶化されたセラミックス膜 40 の表面モフォロジーの改善、および最終的に製造される強誘電体キャパシタの疲労特性の向上に寄与する。

#### 【0069】

そして、かかる熱処理では、下部合金膜 24 の形成プロセスを経て、さらに昇温を行うことにより原材料体 30 を結晶化させて下部合金膜 24 の上にセラミックス膜 40 が形成される。

#### 【0070】

このように、本実施の形態の強誘電体キャパシタの製造方法では、原材料体 30 の結晶化の熱処理がセラミックス膜 40 と下部電極 20 との界面の格子不整合を改善する下部合金膜 24 の形成プロセスを伴うことを特徴とする。

#### 【0071】

そして最終的には、図 1 (E) に示すように、セラミックス膜 40 の上に上部電極 50 を形成することにより強誘電体キャパシタを得る。この上部電極 50 の材料や形成方法は、下部電極 20 と同様のものを適用することができる。

**【0072】**

以上に述べたように、本実施の形態に係る強誘電体キャパシタの製造方法によれば、加圧および低酸素状態での熱処理により複合酸化物材料の雰囲気中への脱離を防止することができる。さらに、かかる熱処理の昇温過程の低温領域で下部合金膜24を形成することができるため、この下部合金膜24によってセラミックス膜40の界面の歪みを緩和して、表面モフォロジーを向上させることができるとともに、キャパシタの電気的特性の向上を図ることができる。

**【0073】**

なお、本実施の形態に係る強誘電体キャパシタの製造方法では、基体10上に上部電極50までの各層を形成した後に、ポストアニールとして2気圧以上に加圧された状態で強誘電体特性を回復するための熱処理を行うことができる。これにより、セラミックス膜40と上部電極50および下部電極20との界面状態が改善され、強誘電体特性の回復を図ることができる。

**【0074】**

さらに、本実施の形態に係る強誘電体キャパシタの製造方法では、基体10上に上部電極50までの各層を形成した後にエッチング等により強誘電体キャパシタをパターンニングし、その後ポストアニールとして2気圧以上に加圧された状態で強誘電体特性を回復するための熱処理を行うことができる。これにより、エッチング工程でのプロセスダメージを回復させることができる。

**【0075】**

なお、これらのポストアニールは、FA（ファーンネス）を用いてゆっくり加熱を行ってもよいし、ラピッド・サーマル・アニール法を用いて急速加熱を行ってもよい。

**【0076】**

なお、上述した各種熱処理は、複合酸化物を構成する金属材料の蒸気発生に対して不活性な気体、例えば、窒素、アルゴン、キセノンなどの雰囲気中で行うことができる。かかる雰囲気中で熱処理を行うことにより、複合酸化物を構成する金属材料の蒸気発生を抑止効果がさらに高まる。

**【0077】**

また、上述した各種熱処理の昇温過程及び降温過程の少なくともいずれか一方において、複数段階の加圧を行うことができる。

#### 【0078】

以下に、本実施の形態に係る製造方法のさらに詳細な実施例を図面を参照しながら説明する。

#### 【0079】

(実施例1)

本実施例では、Pt電極が形成された所与の基体上に、Pb ( $Zr_{0.35}Ti_{0.65}$ ) $_2O_3$ をスピコート法を用いて成膜して検討を行った。

#### 【0080】

本実施例では、PZT ( $Zr/Ti = 35/65$ )の化学量論的組成にそれぞれ調整されたゾルゲル溶液とMOD溶液との混合物にモル比で5%過剰となるようにPbを添加した原材料溶液を用いた。Pbの添加物は、Pt電極とPZT膜との界面にPbPt<sub>3</sub>を形成するために用いるものである。

#### 【0081】

そして、これらの原料溶液を、スピコーティング (3000 rpm、30秒) して400℃で5分間、原料溶液を仮焼成する工程を3回繰り返して、Pt電極上に150 nmの原材料体を形成した。次に、図2に示すように、FA (ファース) を用いて2気圧に加圧され、かつ体積比1%の酸素を含む雰囲気中で、650℃まで昇温を行い、30分間の熱処理をして原材料体を結晶化させてペロブスカイト構造のPZT膜を得た。この昇温過程においては、約100℃~200℃の低温領域でPt電極のPtと原材料体中のPbとの合金であるPbPt<sub>3</sub>膜を形成するために、昇温レートを20℃/分とした。

#### 【0082】

図3は、このとき得られたPZT膜の表面の顕微鏡写真である。これによると、平均粒径が約50 nmの微細な結晶が均一的に分布し、表面モフォロジーが良好であることが分かる。これは、Pt電極とPZT膜との界面に形成されたPbPt<sub>3</sub>層によって界面の格子不整合が低減され、さらに加圧状態および低酸素状態の条件下で行う熱処理によってPZT膜の結晶化中におけるPbの脱離を防止

したことによるものと考えられる。

#### 【0083】

また、かかる P Z T 膜についてラマン散乱スペクトルを測定した。さらに、本測定における従来技術との比較のために、図 4 に示すように、加圧を行わずに、大気中においてラピッド・サーマル・アニール法（以下、従来法 1）による熱処理を行って結晶化された P Z T 膜についてのラマン散乱スペクトルについても測定を行った。すると、図 5（A）及び図 5（B）に示すように、本実施例の製造方法に係る P Z T 膜と従来法 1 による P Z T 膜とでは、 $500\text{ R}/\text{cm}^{-1} \sim 700\text{ R}/\text{cm}^{-1}$  におけるスペクトル形状に違いが見られる。これは、従来法 1 による P Z T 膜では、異相が発生しているためである。図 5（C）は、従来法 1 による P Z T 膜の測定結果における  $500\text{ R}/\text{cm}^{-1} \sim 700\text{ R}/\text{cm}^{-1}$  のスペクトル形状の拡大図である。従来法 1 による P Z T 膜では、図 5（C）に示すように、P Z T の異相や変質層の発生を示すピークがあることが分かる。このような顕著な違いが見られる原因は、加圧及び低酸素状態での熱処理により、P b の蒸気発生を抑えたことによる P Z T 結晶化過程での組成変動を低減した効果が大きいと考えられる。

#### 【0084】

次に、本実施例では、結晶化された P Z T 膜の上に上部電極として P t 電極を形成し、その後 2 気圧に加圧した状態でポストアニールを行い、強誘電体キャパシタを作製し、強誘電体特性の評価を行った。

#### 【0085】

図 6 は、本実施例の製造方法により得られた強誘電体キャパシタのヒステリシス特性を示すものである。図 6 に示すように、本実施例の強誘電体キャパシタにおいては、2 V 以下の低電圧で飽和する角型性の良いヒステリシス形状が得られた。また、この強誘電体キャパシタは、分極値  $P_r$  が約  $30\text{ }\mu\text{C}/\text{cm}^2$  となり、良好な分極特性を示すことが分かった。

#### 【0086】

次に、本実施例の製造方法で得られた強誘電体キャパシタと従来法 1 の製造方法で得られた P Z T 膜上に上部電極を形成した強誘電体キャパシタについて、疲

劣特性についての検討を行った。図7 (A) 及び図7 (B) は、これらの強誘電体キャパシタに対して、2 V、66 Hz の三角波パルス を10回与えた後に、1.5 V、500 kHz の方形波パルス を10<sup>8</sup>回以上与えて分極反転を行った疲労試験前後のヒステリシス特性を示す図である。図7 (A) は、本実施例の製造方法により得られたキャパシタについて示すものであり、図7 (B) は、従来法1により得られたキャパシタについて示すものである。図7 (A) によれば、本実施例により得られるキャパシタにおいては、試験前後においてヒステリシス形状の変化は見られない。これに対して、図7 (B) によれば、従来法1により得られるキャパシタにおいては、試験後のヒステリシス形状において分極特性が低下しているのが分かる。これは、本実施例の製造方法がPZT膜の結晶化プロセスにおいてPbPt<sub>3</sub>合金膜の形成プロセスを伴うことにより、PZT膜の下部電極側界面において格子不整合による歪みが緩和されていることを示している。

#### 【0087】

以上のように、本実施の形態の製造方法では、セラミックス膜の結晶化工程における加圧および低酸素状態での下部合金膜形成プロセスを伴う熱処理によって、セラミックス膜が良好な表面モフォロジーを有し、これを含む強誘電体キャパシタが良好なヒステリシス特性及び疲労特性を有することが確認された。

#### 【0088】

##### (実施例2)

本実施例では、原料溶液をゾルゲル溶液とMOD溶液との混合物とした場合に加えて、比較例としてゾルゲル溶液単体、またはMOD溶液単体とした場合について、それぞれPt電極上にスピコート法を用いて形成したPZT膜の特性についての検討を行った。各原料溶液は、PZT (Zr/Ti = 35/65) の化学量論的組成にそれぞれ調整されたものに、モル比で5%過剰となるようにPbを添加したものをを用いた。結晶化のための熱処理は、それぞれの原料溶液が塗布された原材料体にFAを用いて2気圧に加圧され、かつ体積比1%の酸素を含む雰囲気中で、650℃まで昇温を行い、30分間の加熱を行った。

#### 【0089】

図8 (A) ~図8 (C) は、本実施例において得られたPZT膜の表面を観察

した顕微鏡写真である。図8 (A) は、原料溶液としてMOD溶液のみを用いたP Z T膜、図8 (B) は、原料溶液としてゾルゲル溶液とMOD溶液との混合物を用いたP Z T膜、図8 (C) は、原料溶液としてゾルゲル溶液のみを用いたP Z T膜の表面モフォロジーを示す。

#### 【0090】

図8 (A) ～図8 (C) に示す顕微鏡写真では、MOD溶液のみ、およびゾルゲル溶液のみの場合に比べて、ゾルゲル溶液とMOD溶液との混合物を用いた場合のほうが粒径が小さく、微細な結晶が均一に分布した表面モフォロジーとなることが分かる。

#### 【0091】

また、本実施例では、ゾルゲル溶液とMOD溶液との混合物を原材料溶液とするP Z T膜について、ゾルゲル溶液とMOD溶液との混合比をモル比において、2 : 1、1 : 1、1 : 2 と変化させた場合に得られるP Z T膜の特性を検討した。

#### 【0092】

図9 (A) ～図9 (E) は、このとき得られたP Z T膜の表面を観察した顕微鏡写真である。なお、図9 (A) および図9 (E) には、本実施例のP Z T膜の比較例として、上記において作製したゾルゲル溶液のみを原料溶液としたP Z T膜、およびMOD溶液のみを原料溶液としたP Z T膜の顕微鏡写真についても示されている。

#### 【0093】

図9 (A) ～図9 (E) によれば、ゾルゲル溶液とMOD溶液との混合物により得られるP Z T膜は、平均粒径が30 nm～70 nmと小さいのに対して、ゾルゲル溶液のみから得られるP Z T膜では、平均粒径が100 nm、MOD溶液のみから得られるP Z T膜では、平均粒径が2  $\mu$  mと大きくなることが分かる。すなわち、ゾルゲル溶液とMOD溶液との混合物を用いた場合のほうが、ゾルゲル溶液のみ、あるいはMOD溶液のみの場合に比べて、微細な結晶が均一に分布した良好な表面モフォロジーを有する。これは、ゾルゲル溶液のみの場合、およびMOD溶液のみの場合は、初期結晶核の発生密度に違いがあるが、この初期結

晶核に従って結晶化が進行するため、結晶の粒径が大きくなっていくものと考えられる。しかし、ゾルゲル溶液とMOD溶液との混合物を使用すると、ゾルゲル溶液によって初期結晶核が高密度で形成され、その間隙を埋めるように、MOD溶液が結晶化していくため、結晶の粒径が微細になるものと考えられる。

#### 【0094】

次に、上記P Z T膜のそれぞれに上部電極を形成した強誘電体キャパシタについての電気的特性を調べた。図10 (B) ~ 図10 (D) は、本実施例により得られた強誘電体キャパシタのヒステリシス特性を示す図である。なお、図10 (A) は、ゾルゲル溶液のみを用いた場合の強誘電体キャパシタのヒステリシス特性を示す図である。また、図10 (E) は、MOD溶液のみを用いた場合の強誘電体キャパシタのヒステリシス特性を示す図である。

#### 【0095】

図10 (A) ~ 図10 (E) によれば、ゾルゲル溶液とMOD溶液との混合物を原料溶液とする強誘電体キャパシタにおいては、いずれの混合比においても、ゾルゲル溶液のみ、およびMOD溶液のみを原料溶液とする強誘電体キャパシタに比べて、2 V以下の低電圧で飽和する角型性の良いヒステリシス形状が得られた。

#### 【0096】

従って、本実施例によれば、原料溶液中のゾルゲル溶液とMOD溶液との混合比は、モル比において1 : 2 ~ 2 : 1の範囲において、セラミックス膜の表面モフォロジーを改善することができるとともに、角型性の良いヒステリシス形状を有する強誘電体キャパシタを製造することができることが確認された。

#### 【0097】

さらに、本実施例では、ゾルゲル溶液とMOD溶液の混合物（混合比1 : 1）から得られたP Z T膜を有する強誘電体キャパシタについての温度特性を検証した。温度特性の測定は、25℃ ~ 100℃の範囲でヒステリシス特性を測定し、その結果が図11 (A) ~ 図11 (D) に示される。図11 (A) ~ 図11 (D) によれば、本実施例の製造方法により得られる強誘電体キャパシタは、100℃という高温下であっても、ヒステリシス形状にほとんど変化が見られない良好

な温度特性を有することが分かった。

#### 【0098】

図12は、これらの結果に基づき、縦軸を規格化した分極値  $P_r^2 [(\mu C/cm^2)^2]$ 、横軸を温度  $[^\circ C]$  としてプロットしたものである。図12によると、従来技術により作製される PZT 膜を有する強誘電体キャパシタでは、温度上昇につれて分極値が劣化していくのに対し、本実施例の手法により作製される PZT 膜を有する強誘電体キャパシタでは、温度変化に対してほぼ一定の分極値を示し、PZT のバルクと同様の良好な温度特性が得られた。

#### 【0099】

##### (実施例3)

本実施例では、 $P_r(Zr, Ti)O_3$  の原料溶液中の  $Zr/Ti$  比の依存性について検証した。具体的には、上記した実施例1、2では、 $Zr/Ti$  比を 35/65 とした原料溶液を用いたが、本実施例では、 $Zr/Ti$  比を 20/80 とした原料溶液を用い、MOD 溶液のみを原料溶液とした場合、ゾルゲル溶液と MOD 溶液との混合物（混合比 1:1）を原料溶液とした場合について作製した PZT 膜を有する強誘電体キャパシタの電気的特性の比較を行った。

#### 【0100】

図13(A) および図13(B) は、これらの強誘電体キャパシタのヒステリシス特性を示す図である。図13(A) および図13(B) によれば、 $Zr/Ti$  比を 20/80 とした場合においても、ゾルゲル溶液と MOD 溶液との混合物を用いた場合のほうが MOD 溶液のみを用いた場合に比べて、低電圧で飽和する角型性の良いヒステリシス形状となる。すなわち、本実施例によれば、ゾルゲル溶液と MOD 溶液との混合物を原料溶液とする製造方法は、 $Zr/Ti$  比を変更しても有効であることが確認できる。

#### 【0101】

##### (実施例4)

本実施例では、上記実施例1で説明した製造方法において、PZT 膜を結晶化する際の熱処理の温度を 580 $^\circ C$ 、425 $^\circ C$  と低温化した場合の強誘電体キャパシタの電気的特性への影響を検証した。

## 【0102】

図14 (A) および図14 (B) は、580℃および425℃の熱処理で結晶化されたPZT膜を有する強誘電体キャパシタのヒステリシス特性を示す図である。図14 (A) および図14 (B) によれば、結晶化温度を低下させた場合でも十分に実用化レベルに達したヒステリシス特性を有する強誘電体キャパシタが得られることが分かった。

## 【0103】

## [第2の実施形態]

図15は、本実施の形態に係る強誘電体キャパシタの製造工程を模式的に示す断面図である。なお、第1の実施形態で説明した図1と実質的に同様の機能を有する部材には、同一符号を付し、詳細な説明を省略する。

## 【0104】

本実施の形態に係る強誘電体キャパシタの製造方法では、セラミックス膜の上下界面に合金膜を形成する工程を別途設けて、強誘電体キャパシタの疲労特性を向上させるとともに、セラミックス膜の結晶化をラピッド・サーマル・アニール法を用いた熱処理によって行い、セラミックス膜の結晶配向性の向上を図った。

## 【0105】

本実施の形態の製造工程では、まず、図15 (A) に示すように、基体10の上に下部電極20を形成し、続いて、下部電極20の上に、複合酸化物（例えば、PZT、BIT、BLT、SBTなど）を構成する金属材料（例えば、Pb、Biなど）の酸化物（例えば、PbO<sub>2</sub>、BiO<sub>2</sub>など）を含む酸化膜22を形成する。

## 【0106】

次に、図15 (B) に示すように、この酸化膜22を2気圧以上に加圧された状態で熱処理を行い、下部電極20の金属材料（例えば、Pt、Irなど）と、複合酸化物を構成する金属材料（例えば、Pb、Biなど）との化合物からなる下部合金膜24を形成する。この下部合金膜24を形成するための熱処理は、複合酸化物を構成する金属材料の雰囲気中への飛散を防止するために、後述するセラミックス膜40の結晶化のための熱処理に比べて低い温度で行われる。

**【0107】**

次に、図15 (C) に示すように、下部合金膜24の上に原材料体30を形成する。この原材料体30にも、第1の実施形態の場合と同様に、ゾルゲル原料とMOD原料とを含むことができる。また、原材料体30において、ゾルゲル原料とMOD原料とは、それぞれ複合酸化物の化学量論的組成に調整され、かつこれらの混合物には前記化学量論的組成に対して5%以下の複合酸化物に含まれる金属材料（例えば、Pb、Bi）が過剰に含まれていることが望ましい。なお、本実施形態の製造方法では、原材料体30の形成前に下部合金膜24が形成されているため、複合酸化物に含まれる金属材料を原材料体30に過剰添加しなくてもよい。

**【0108】**

なお、原材料体30には、複合酸化物に加えて、該複合酸化物に対して触媒作用を有する常誘電体材料が混在してもよい。原材料体30中に強誘電体を構成する複合酸化物に加えて、常誘電体材料が混在することにより、複合酸化物の結晶化過程において、複合酸化物の一部の構成元素が常誘電体材料の構成元素と置換して結晶化温度を低下させることができる。

**【0109】**

このような常誘電体材料としては、例えば、構成元素中にSiまたはGeを含む酸化物、または構成元素中にSiおよびGeを含む酸化物を採用することができる。

**【0110】**

次に、図15 (D) に示すように、原材料体30を結晶化するための熱処理を行い、上記複合酸化物からなるセラミックス膜40を形成する。この熱処理は、数十℃/秒の昇温速度で急速過熱を行うラピッド・サーマル・アニール法を用いて行われる。複合酸化物の結晶化過程においては、昇温速度を低速にすると、初期結晶核が様々な角度で形成され、セラミックス膜の結晶はランダムに配向しやすくなる。しかし、本実施形態のようにラピッド・サーマル・アニール法で急速加熱を行うと、配向性に優れた高品質な結晶膜を得ることができる。

**【0111】**

また、かかる結晶化のための熱処理では、昇温過程において100℃以下の低温領域において2気圧以上の加圧状態としている。これは、例えば、Pb、Biなどの比較的低温で上記が発生しやすい金属材料が結晶化前に雰囲気中に飛散するのを防止するためである。なお、かかる熱処理において、昇温前に2気圧以上の加圧状態としてもよい。

#### 【0112】

また、本実施の形態では、かかる熱処理を体積比10%以下の酸素を含む雰囲気中で行うことにより、金属材料が酸素と結びついて脱離することを防ぐことができるため、加圧による金属材料の飛散防止効果をさらに高めることができる。

#### 【0113】

さらに、かかる熱処理では、昇温過程を上記したように大気圧に対して加圧状態で行うとともに、降温過程を前記加圧状態に対して減圧状態で行うことができる。これにより、昇温過程においては、加圧によって原材料体から金属材料が離脱することを防止し、降温過程においては、加圧状態から減圧していくことによって雰囲気中に含まれる余剰材料などの不純物のセラミックス膜への付着やセラミックス膜中における変質層の生成を防止することができる。

#### 【0114】

なお、本実施形態においても、原材料体30に、ゾルゲル原料とMOD原料とを含む場合、両原料の結晶化過程では、互いに成長を遮断し合い、微細な結晶が成長する。その結果、結晶化されて形成されるセラミックス膜40においては、表面モフォロジーが良好なものとなる。

#### 【0115】

次に、図15(E)に示すように、セラミックス膜40の上に、複合酸化物（例えば、PZT、BIT、BLT、SBTなど）を構成する金属材料（例えば、Pb、Biなど）の酸化物（例えば、PbO<sub>2</sub>、BiO<sub>2</sub>など）を含む酸化膜42を形成する。そして、酸化膜42の上にさらに上部電極50を形成する。なお、この酸化膜42は、セラミックス膜40と上部電極50との界面に合金膜を形成するために形成される。

#### 【0116】

次に、図15 (F) に示すように、これらの積層体に対して2気圧以上に加圧された状態で熱処理を行うことにより、酸化膜42に含まれる複合酸化物の金属材料（例えば、Pb、Biなど）と、上部電極50の金属材料（例えば、Pt、Irなど）との合金からなる上部合金膜44が形成される。この上部合金膜42も、上記した下部合金膜22と同様の役割を有し、セラミックス膜40と上部電極50との格子不整合による歪みを緩和し、これによりセラミックス膜40の表面モフォロジーの改善や強誘電体キャパシタの疲労特性の向上を図ることができる。

#### 【0117】

以上に述べたように、本実施の形態に係る強誘電体キャパシタの製造方法によれば、加圧および低酸素状態での熱処理により複合酸化物材料の雰囲気中への脱離を防止することができる。また、結晶化における熱処理をラピッド・サーマル・アニール法で行うため、急速加熱により、結晶の配向性に優れた高品質なセラミックス膜を有する強誘電体キャパシタを得ることができる。さらに、かかる下部合金膜24および上部合金膜44を形成するための熱処理を導入したことで、この下部合金膜24および上部合金膜44によってセラミックス膜40の界面の歪みを緩和して、表面モフォロジーを向上させることができるとともに、キャパシタの電气的特性の向上を図ることができる。

#### 【0118】

なお、本実施の形態に係る強誘電体キャパシタの製造方法では、基体10上に上部電極50までの各層を形成した後に、ポストアニールとして2気圧以上に加圧された状態で強誘電体特性を回復するための熱処理を行うことができる。これにより、セラミックス膜40と上部電極50および下部電極20との界面状態が改善され、強誘電体特性の回復を図ることができる。

#### 【0119】

さらに、本実施の形態に係る強誘電体キャパシタの製造方法では、基体10上に上部電極50までの各層を形成した後にエッチング等により強誘電体キャパシタをパターニングし、その後ポストアニールとして2気圧以上に加圧された状態で強誘電体特性を回復するための熱処理を行うことができる。これにより、エッ

チング工程でのプロセスダメージを回復させることができる。

#### 【0120】

なお、これらのポストアニールは、FA（ファーンネス）を用いてゆっくり加熱を行ってもよいし、ラピッド・サーマル・アニール法を用いて急速加熱を行ってもよい。

#### 【0121】

なお、上述した各種熱処理は、複合酸化物を構成する金属材料の蒸気発生に対して不活性な気体、例えば、窒素、アルゴン、キセノンなどの雰囲気中で行うことができる。かかる雰囲気中で熱処理を行うことにより、複合酸化物を構成する金属材料の蒸気発生を抑止効果がさらに高まる。

#### 【0122】

また、上述した各種熱処理の昇温過程及び降温過程の少なくともいずれか一方において、複数段階の加圧を行うことができる。

#### 【0123】

以下に、本実施の形態に係る製造方法のさらに詳細な実施例を図面を参照しながら説明する。

#### 【0124】

（実施例）

本実施例では、Pt電極が形成された所与の基体上に、Pb（Zr<sub>0.35</sub>、Ti<sub>0.65</sub>）O<sub>3</sub>からなる複合酸化物をセラミックス膜として有する強誘電体キャパシタを作製して検討を行った。

#### 【0125】

まず、0.1重量%のPbO<sub>2</sub>形成用ゾルゲル溶液をPt電極上にスピンコーティング（3000rpm、30秒）して、これを図16に示すように、9.9気圧に加圧された状態、かつ窒素雰囲気下で150℃、120分間の第1熱処理を行って、Pt電極上に複合酸化物の金属材料であるPbと、下部電極であるPt電極との合金であるPbPt<sub>3</sub>膜を形成した。

#### 【0126】

次に、化学量論的組成に調整されたPZT（Zr/Ti = 35/65）のゾル

ゲル溶液を  $PbPt_3$  膜上にスピコーティング (3000 rpm、30 秒) して 400℃で5分間、ゾルゲル溶液を仮焼成する工程を3回繰り返して、Pt 電極上に 150 nm の原材料体を形成した。

#### 【0127】

続いて、図16に示すように、9.9気圧に加圧され、かつ体積比1%の酸素を含む雰囲気中で、100℃/秒の昇温速度で650℃まで急速昇温するとともに、650℃で10分間加熱する第2熱処理を行って、原材料体を結晶化することによりペロブスカイト構造のPZT膜を形成した。

#### 【0128】

その後、このPZT膜の上に、0.1重量%の  $PbO_2$  形成用ゾルゲル溶液をスピコーティング (3000 rpm、30 秒) して、その上に上部電極として Pt 電極を形成した。そして、図16に示すように、9.9気圧に加圧された状態、かつ窒素雰囲気下で150℃、120分間の第3熱処理を行って、PZT膜と上部Pt電極との界面に複合酸化物の金属材料であるPbと、上部Pt電極の金属材料であるPtとの合金である  $PbPt_3$  膜を形成し、その後第2熱処理と同様に、加圧状態でラピッド・サーマル・アニール法を用いてポストアニールを行い、強誘電体キャパシタを得た。

#### 【0129】

また、本実施例の製造方法により得られる強誘電体キャパシタとの比較例として、従来の手法（以下、従来法2）を用いた強誘電体キャパシタを作製した。従来法2では、化学量論的組成に調整されたゾルゲル溶液にモル比で20%過剰となるようにPbを添加した原料溶液を用いた。そして、これらをPt電極上にスピコーティング (3000 rpm、30 秒) して400℃で5分間、原料溶液を仮焼成する工程を3回繰り返して、150 nm の原材料体を形成した。次に、図4に示すように、大気圧かつ十分な酸素を含む雰囲気中でラピッド・サーマル・アニール法を用いて100℃/秒の昇温速度で650℃まで昇温し、10分間の熱処理を行ってPt電極上にPZT膜を得た。次に、このPZT膜の上に上部電極を形成し、その後加圧状態でラピッド・サーマル・アニール法を用いてポストアニールを行い、従来法2による強誘電体キャパシタを得た。

## 【0130】

こうして、得られた本実施例の製造方法と従来法2の製造方法とによる強誘電体キャパシタについて、2 V、66 Hzの三角波パルスを10回与えた後に、1.5 V、500 kHzの方形波パルスを10<sup>8</sup>回以上与えて分極反転を行い、疲労特性を調べた。

## 【0131】

図17(A)～図17(D)は、かかる疲労特性を示す図である。なお、図17(A)および図17(C)は、従来法2による場合を示し、図17(B)および図17(D)は、本実施例の製造方法による場合を示す。

## 【0132】

この図17(A)によれば、従来法2による場合は、分極反転回数が10<sup>8</sup>回を超えた付近で急激に特性が低下しているのに対し、図17(B)によれば、本実施例による場合は、分極反転回数が10<sup>8</sup>回を超えても、疲労による特性劣化が見られない。また、図17(C)および図17(D)に示すように、疲労試験前後のヒステリシス特性の変化を比較すると、図17(C)によれば、従来法2による強誘電体キャパシタは、疲労試験後は、ほとんどヒステリシス特性を示さないのに対し、図17(D)によれば、本実施例による強誘電体キャパシタは、疲労試験後においても、試験前と同等の角型性を有する良好なヒステリシス形状が得られている。これは、本実施例の強誘電体キャパシタでは、PZT膜の上下電極界面に合金膜が形成されており、格子不整合による歪みが緩和されているためであると考えられる。また、本実施例の製造方法では、加圧かつ低酸素の状態で、ラピッド・サーマル・アニール法を用いた急速加熱による結晶化の熱処理を行うため、結晶化過程においてPbの脱離が防止され、高配向なPZT膜が得られてPZT膜が均質であることも疲労特性の向上に寄与していると考えられる。

## 【0133】

以上のように、本実施の形態の製造方法では、セラミックス膜の上下界面の合金膜形成プロセスと、加圧および低酸素状態でのラピッド・サーマル・アニール法を用いた熱処理を行うセラミックス膜の結晶化プロセスとを有することによって、強誘電体キャパシタが良好なヒステリシス特性及び疲労特性を有することが

確認された。

#### 【0134】

##### [第3の実施形態]

本実施の形態では、第1および第2の実施の形態で説明した製造方法のデバイスへの適用例について説明する。

#### 【0135】

##### (適用例1)

図18は、上記した各実施の形態で説明した製造方法により得られるセラミックス膜を適用した半導体装置100を模式的に示す断面図である。

#### 【0136】

半導体装置100は、ソースおよびドレイン領域120、130が設けられた半導体基板110上にゲート絶縁膜140、ゲート電極150が形成されたMISFET（金属-絶縁膜-半導体FET）構造を有する。

#### 【0137】

半導体100において、ソースおよびドレイン領域120、130は、公知の半導体製造方法を用いて形成することができる。また、ゲート電極150についても公知の半導体製造方法を用いて形成することができる。ゲート絶縁膜140は、上記実施形態にて説明した強誘電体キャパシタの製造方法を用いて形成された強誘電体セラミックス膜が用いられる。なお、ゲート絶縁膜140と半導体基板110との良好な界面を形成するために、両者の間に常誘電体層や金属および常誘電体からなる2重層を挿入する構成としてもよい。

#### 【0138】

本実施の形態に係る半導体装置100は、強誘電体セラミックス膜であるゲート絶縁膜140の分極に基づくドレイン電流の変化を利用して情報を読み出すことにより半導体メモリとして機能する。この半導体装置100におけるゲート絶縁膜140は、上記実施の形態で説明した製造方法を用いて得られる強誘電体セラミックス膜から構成されるため、低電圧で飽和するヒステリシス特性を有する。従って、本実施の形態に係る半導体装置100によれば、高速または低電圧で駆動することができ、素子の消費電力を低減することができる。

**【0139】**

(適用例 2)

図 19 (A) 及び図 19 (B) は、上記実施の形態の製造方法により得られる強誘電体キャパシタを用いた半導体装置 1000 を模式的に示す図である。なお、図 19 (A) は、半導体装置 1000 の平面的形状を示すものであり、図 19 (B) は、図 19 (A) における A-A' 断面を示すものである。

**【0140】**

半導体装置 1000 は、図 19 (A) に示すように、メモリセルアレイ 200 と、周辺回路部 300 とを有する。そして、メモリセルアレイ 200 と周辺回路部 300 とは、異なる層に形成されている。また、周辺回路部 300 は、メモリセルアレイ 200 に対して半導体基板 400 上の異なる領域に配置されている。なお、周辺回路 300 の具体例としては、Y ゲート、センスアンプ、入出力バッファ、X アドレスデコーダ、Y アドレスデコーダ、又はアドレスバッファを挙げることができる。

**【0141】**

メモリセルアレイ 200 は、行選択のための下部電極 210 (ワード線) と、列選択のための上部電極 220 (ビット線) とが交叉するように配列されている。また、下部電極 210 及び上部電極 220 は、複数のライン状の信号電極から成るストライプ形状を有する。なお、信号電極は、下部電極 210 がビット線、上部電極 220 がワード線となるように形成することができる。

**【0142】**

そして、図 19 (B) に示すように、下部電極 210 と上部電極 220 との間には、強誘電体セラミックス膜 215 が配置されている。メモリセルアレイ 200 では、この下部電極 210 と上部電極 220 との交叉する領域において、強誘電体キャパシタ 230 として機能するメモリセルが構成されている。この強誘電体キャパシタ 230 は、上記実施の形態に係る製造方法を用いて形成される。従って、強誘電体セラミックス膜 215 と下部電極 210 および上部電極 220 との各界面には、強誘電体セラミックス膜 215 の材料と下部電極 210 または上部電極 220 の材料との化合物からなる合金膜が形成されている。なお、強誘電

体セラミックス膜 215 は、少なくとも下部電極 210 と上部電極 220 との交叉する領域の間に配置されていればよい。

#### 【0143】

さらに、半導体装置 1000 は、下部電極 210、強誘電体層 215、及び上部電極 220 を覆うように、第 2 の層間絶縁膜 430 が形成されている。さらに、配線層 450、460 を覆うように第 2 の層間絶縁膜 430 の上に絶縁性の保護層 440 が形成されている。

#### 【0144】

周辺回路部 200 は、図 19 (A) に示すように、前記メモリセル 200 に対して選択的に情報の書き込み若しくは読出しを行うための各種回路を含み、例えば、下部電極 210 を選択的に制御するための第 1 の駆動回路 310 と、上部電極 220 を選択的に制御するための第 2 の駆動回路 320 と、その他にセンスアンプなどの信号検出回路（図示省略）とを含んで構成される。

#### 【0145】

また、周辺回路部 300 は、図 19 (B) に示すように、半導体基板 400 上に形成された MOS トランジスタ 330 を含む。MOS トランジスタ 330 は、ゲート絶縁膜 332、ゲート電極 334、及びソース／ドレイン領域 336 を有する。各 MOS トランジスタ 330 間は、素子分離領域 410 によって分離されている。この MOS トランジスタ 330 が形成された半導体基板 400 上には、第 1 の層間絶縁膜 410 が形成されている。そして、周辺回路部 300 とメモリセルアレイ 200 とは、配線層 51 によって電氣的に接続されている。

#### 【0146】

次に、半導体装置 1000 における書き込み、読出し動作の一例について述べる。

#### 【0147】

まず、読出し動作においては、選択されたメモリセルのキャパシタに読み出し電圧が印加される。これは、同時に‘0’の書き込み動作を兼ねている。このとき、選択されたビット線を流れる電流又はビット線をハイインピーダンスにしたときの電位をセンスアンプにて読み出す。そして、非選択のメモリセルのキャパ

シタには、読み出し時のクロストークを防ぐため、所定の電圧が印加される。

【0 1 4 8】

書き込み動作においては、‘1’の書き込みの場合は、選択されたメモリセルのキャパシタに分極状態を反転させる書き込み電圧が印加される。‘0’の書き込みの場合は、選択されたメモリセルのキャパシタに分極状態を反転させない書き込み電圧が印加され、読み出し動作時に書き込まれた‘0’状態を保持する。このとき、非選択のメモリセルのキャパシタには書き込み時のクロストークを防ぐために、所定の電圧が印加される。

【0 1 4 9】

この半導体装置 1 0 0 0 において、上記実施の形態の製造方法に作製される強誘電体キャパシタ 2 3 0 は、低電圧で飽和するヒステリシス特性を有する。従って、この半導体装置 1 0 0 0 によれば、低電圧または高速で駆動することができ、素子の消費電力を低減させることができる。また、この強誘電体キャパシタ 2 3 0 は、良好な疲労特性を有するため、半導体装置 1 0 0 0 によれば、素子の信頼性が高く、歩留まりを向上させることができる。

【0 1 5 0】

以上、本発明に好適な実施の形態について述べたが、本発明はこれらに限定されるものでなく、本発明の要旨の範囲内で各種の態様を取り得る。

【図面の簡単な説明】

【図 1】 第 1 の実施形態の製造工程を示す図である。

【図 2】 第 1 の実施形態の実施例 1 の製造工程における熱処理を示す図である。

【図 3】 第 1 の実施形態の実施例 1 に係るセラミックス膜の顕微鏡写真である。

【図 4】 実施例 1 における従来法の製造工程における熱処理を示す図である。

【図 5】 第 1 の実施形態の実施例 1 に係るセラミックス膜のラマン散乱スペクトルを示す図である。

【図 6】 第 1 の実施形態の実施例 1 に係る強誘電体キャパシタのヒステリ

シス特性を示す図である。

【図 7】 第 1 の実施形態の実施例 1 に係る強誘電体キャパシタのヒステリシス特性を示す図である。

【図 8】 第 1 の実施形態の実施例 2 に係るセラミックス膜の顕微鏡写真である。

【図 9】 第 1 の実施形態の実施例 2 に係るセラミックス膜の顕微鏡写真である。

【図 1 0】 第 1 の実施形態の実施例 2 に係る強誘電体キャパシタのヒステリシス特性を示す図である。

【図 1 1】 第 1 の実施形態の実施例 2 に係る強誘電体キャパシタの温度特性を示す図である。

【図 1 2】 第 1 の実施形態の実施例 2 に係る強誘電体キャパシタの温度特性を示す図である。

【図 1 3】 第 1 の実施形態の実施例 3 に係る強誘電体キャパシタのヒステリシス特性を示す図である。

【図 1 4】 第 1 の実施形態の実施例 4 に係る強誘電体キャパシタのヒステリシス特性を示す図である。

【図 1 5】 第 2 の実施形態の製造工程を示す図である。

【図 1 6】 第 2 の実施形態の実施例の製造工程における熱処理を示す図である。

【図 1 7】 第 2 の実施形態の実施例に係る強誘電体キャパシタの疲労特性を示す図である。

【図 1 8】 第 3 の実施形態の適用例 1 に係る半導体装置を示す図である。

【図 1 9】 第 3 の実施形態の適用例 2 に係る半導体装置を示す図である。

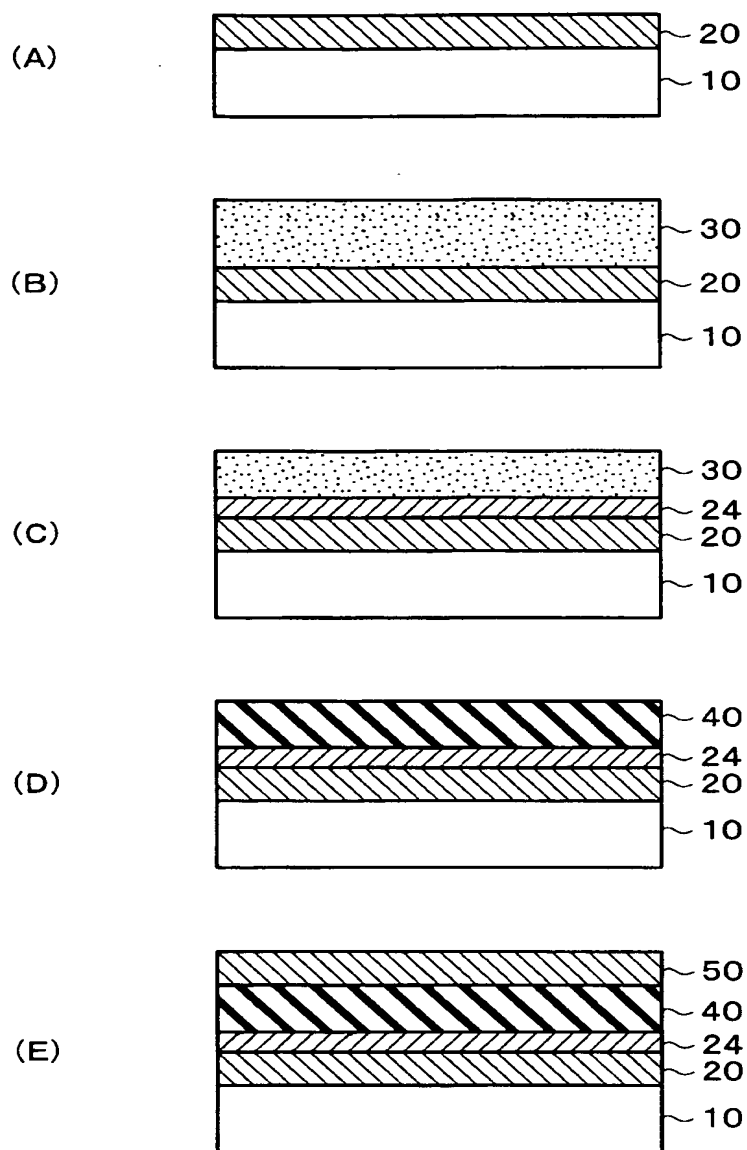
【符号の説明】

1 0 基体、2 0 下部電極、2 4 下部合金膜、3 0 原材料体、4 0 セラミックス膜、5 0 上部電極

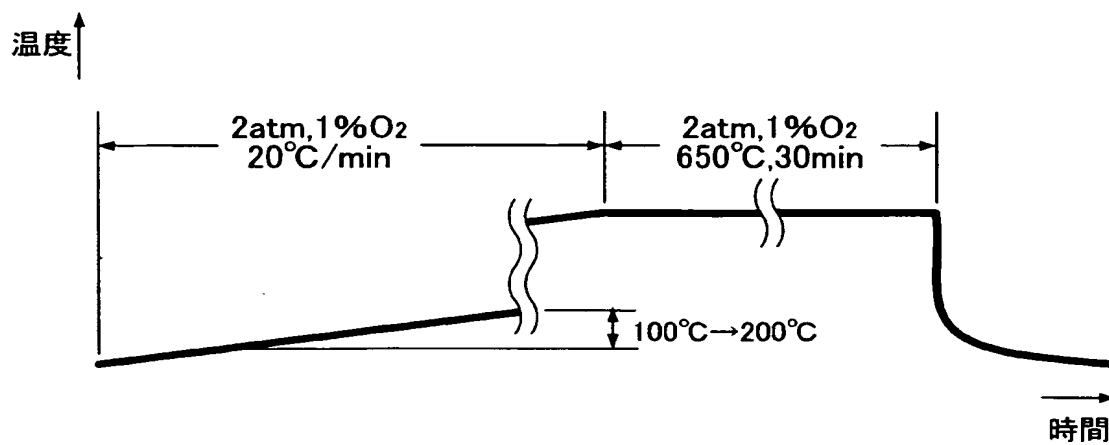
【書類名】

図面

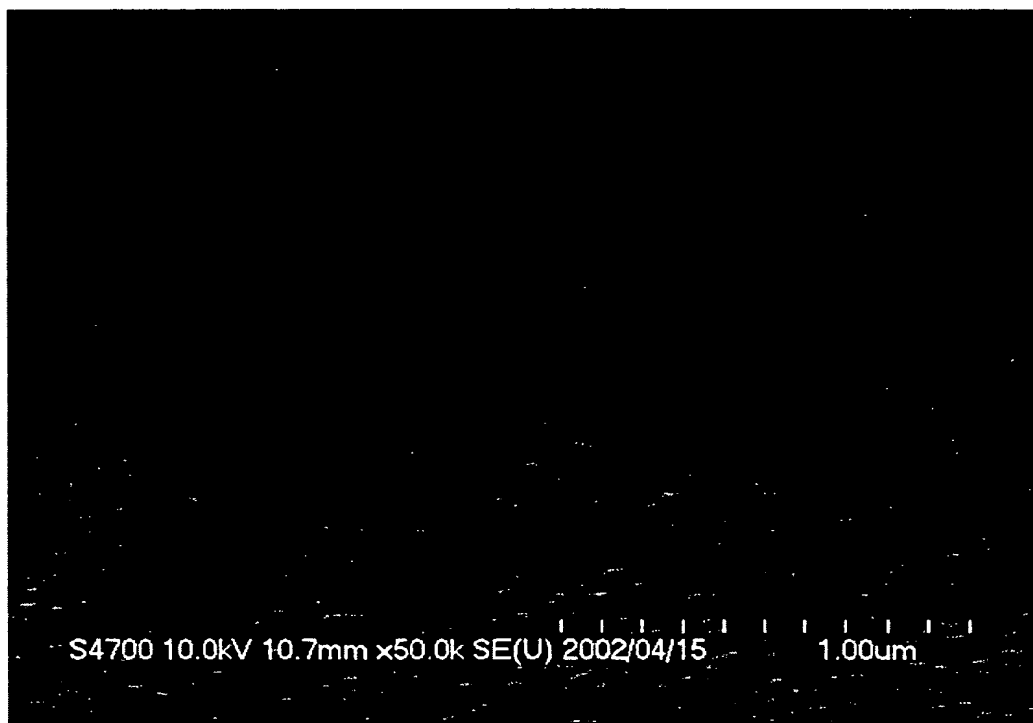
【図 1】



【図 2】

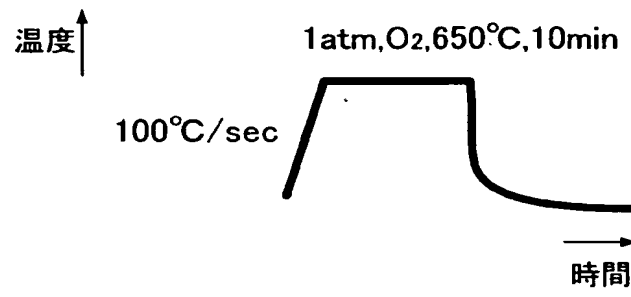


【図 3】

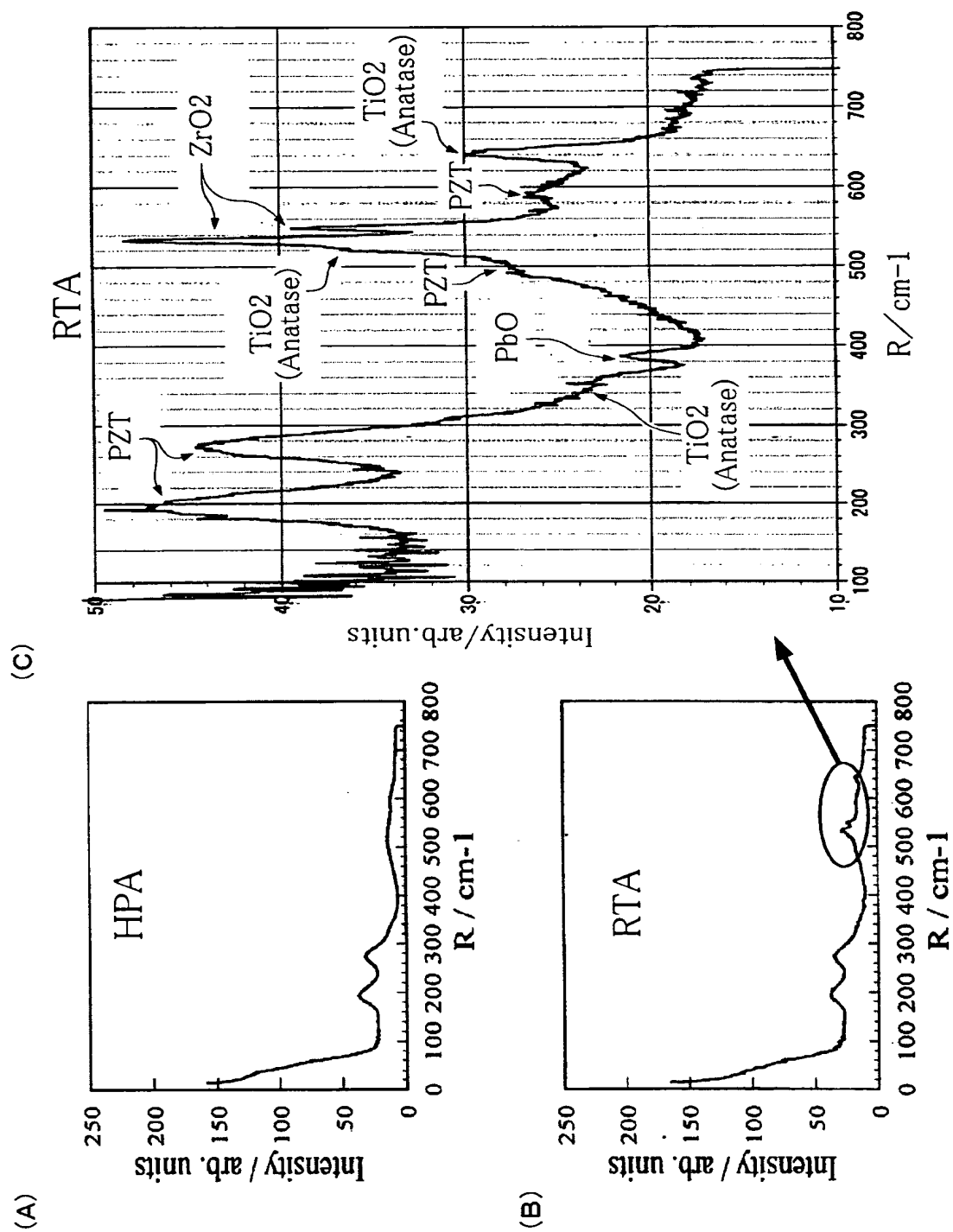


平均粒径 : 50nm

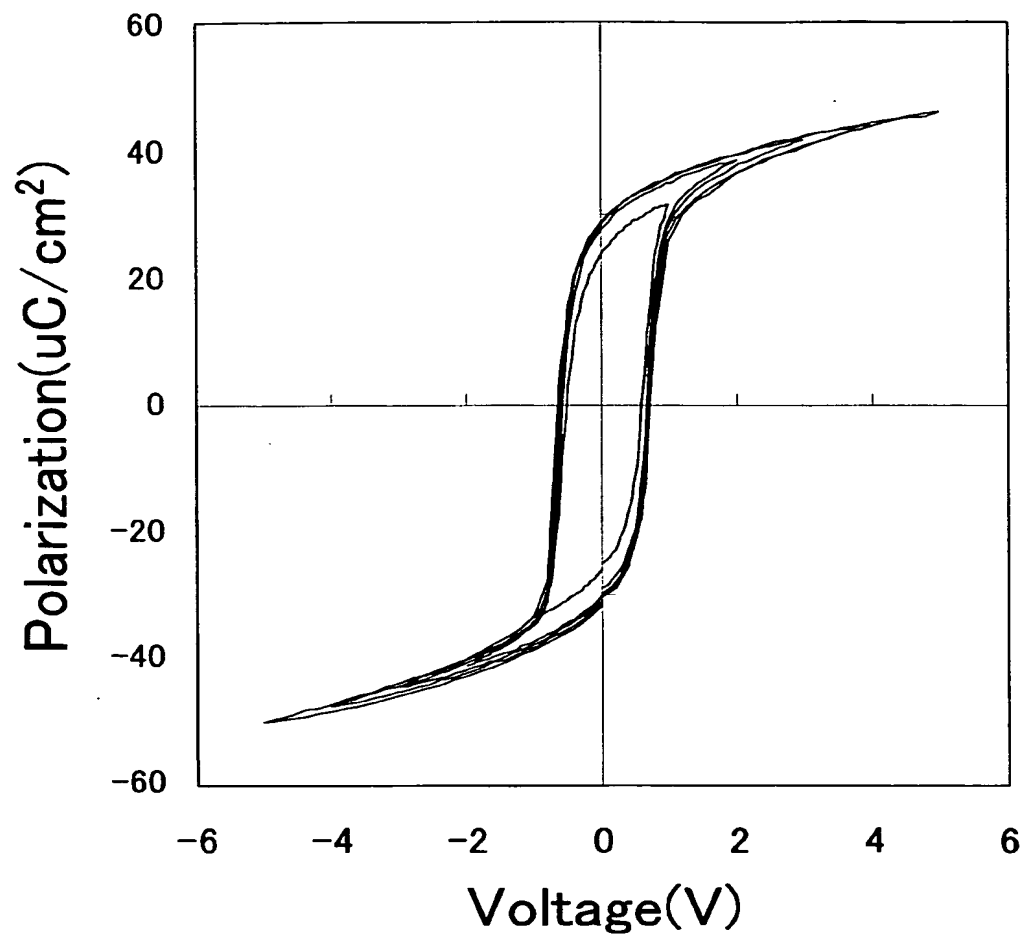
【図 4】



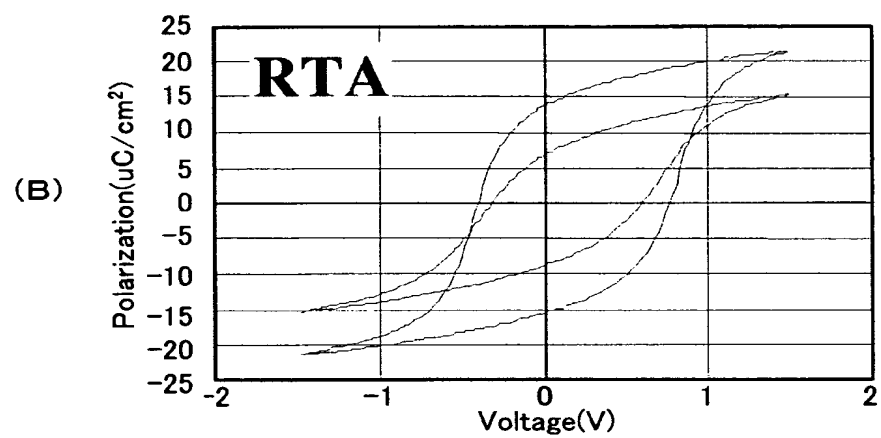
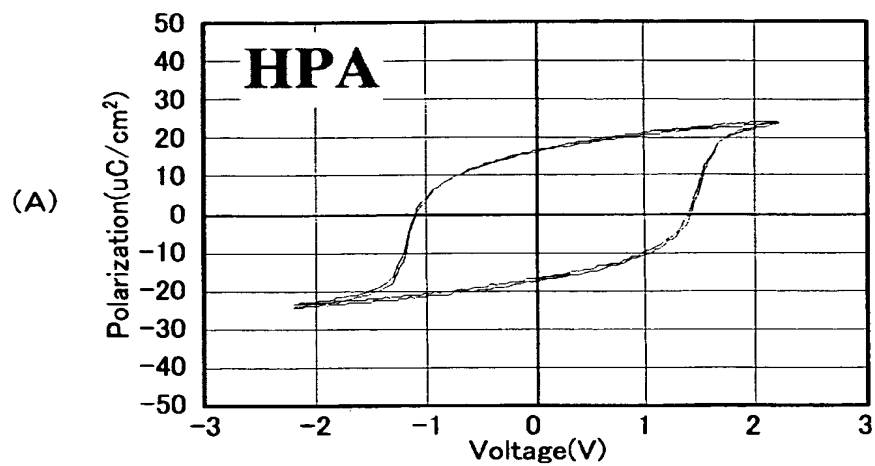
【図 5】



【図 6】

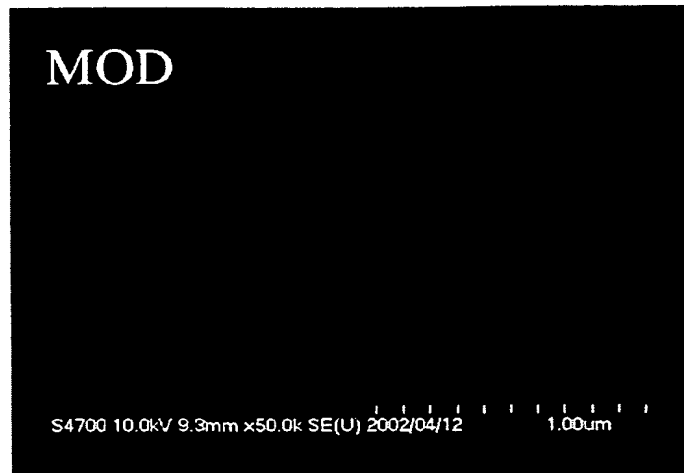


【図 7】



【図 8】

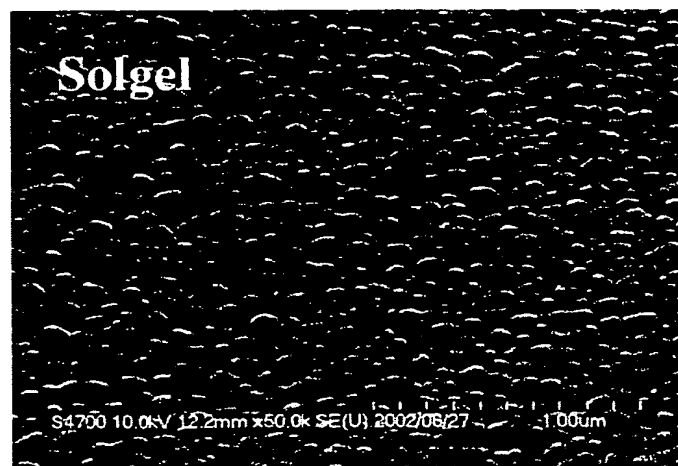
(A)



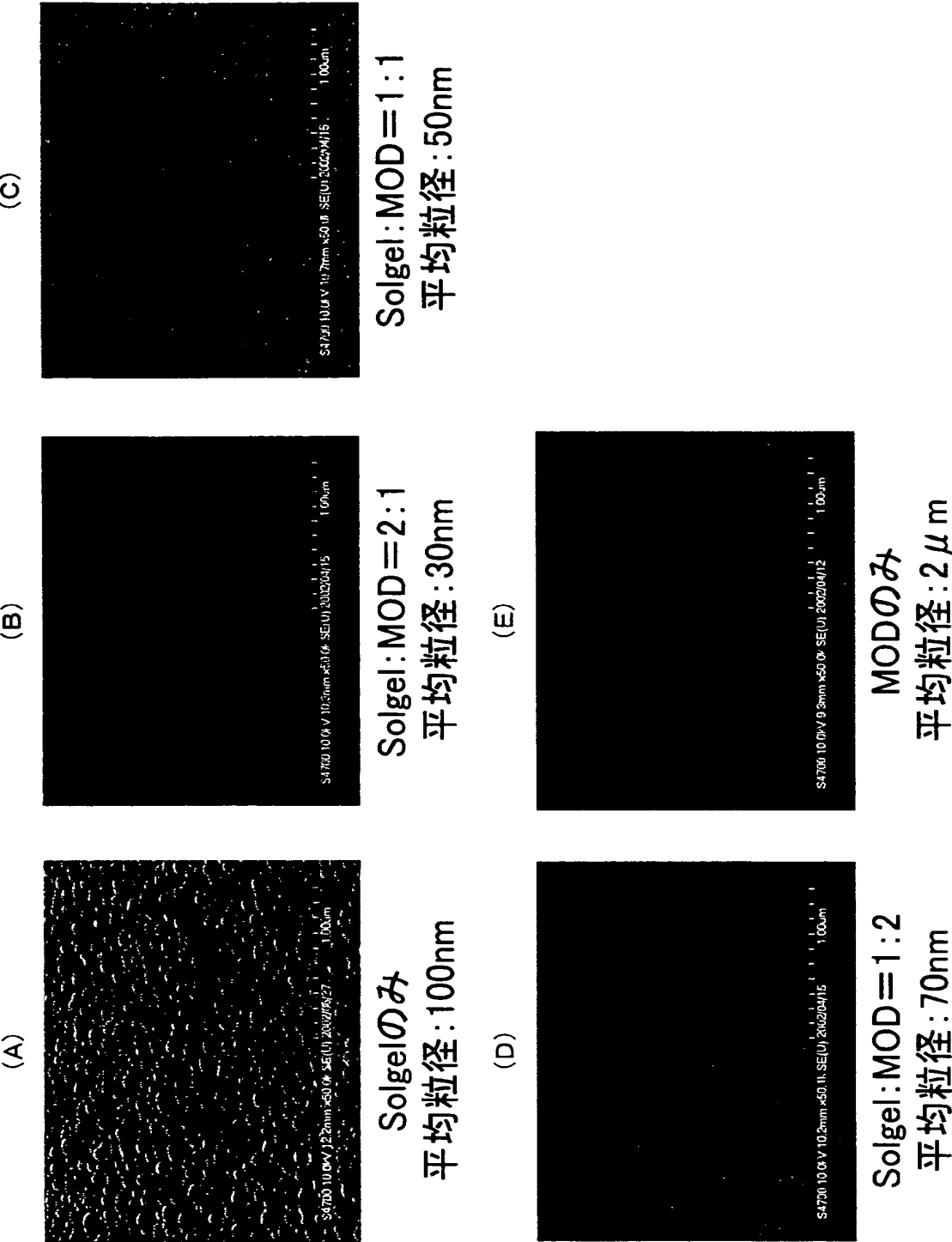
(B)



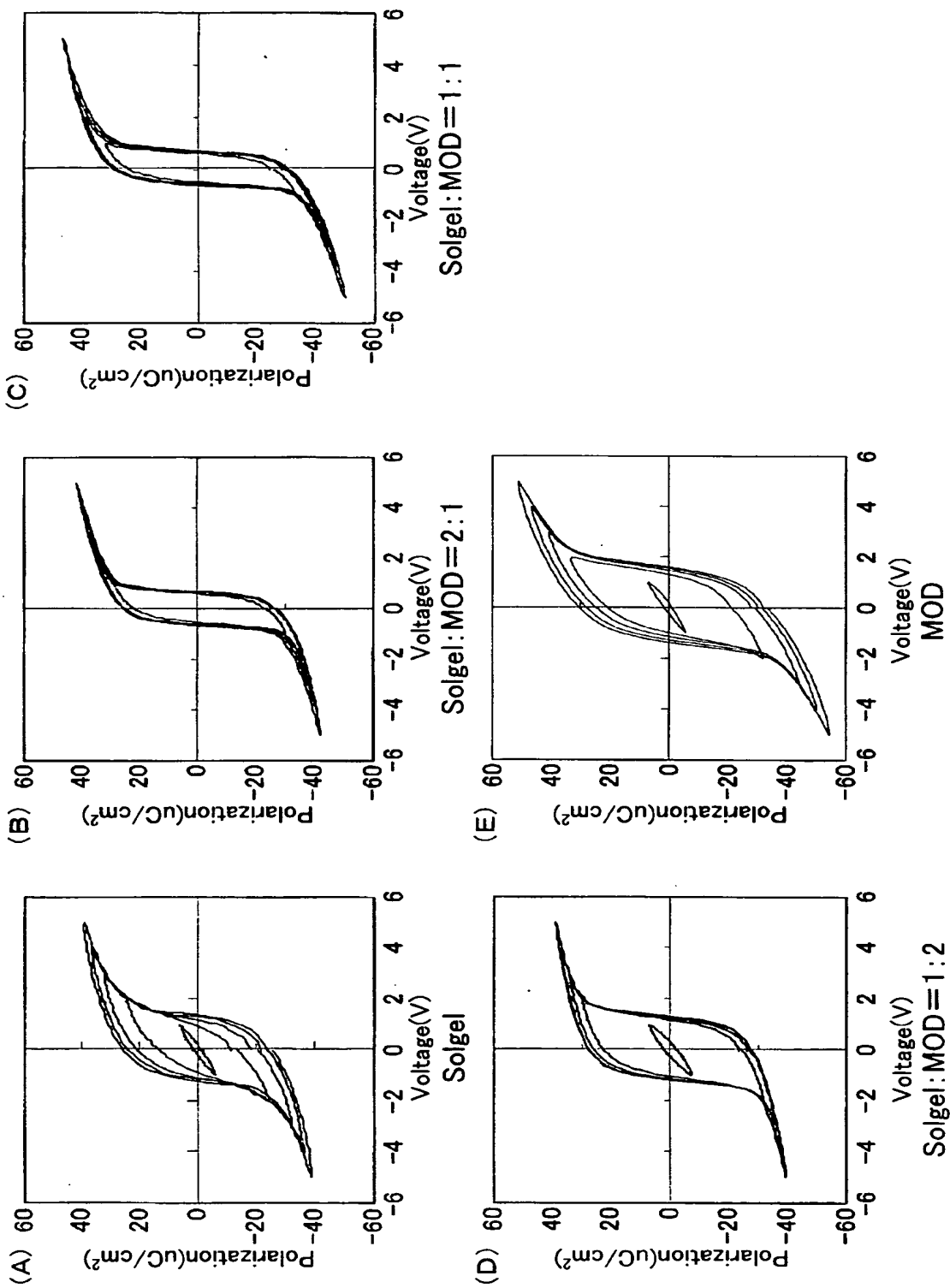
(C)



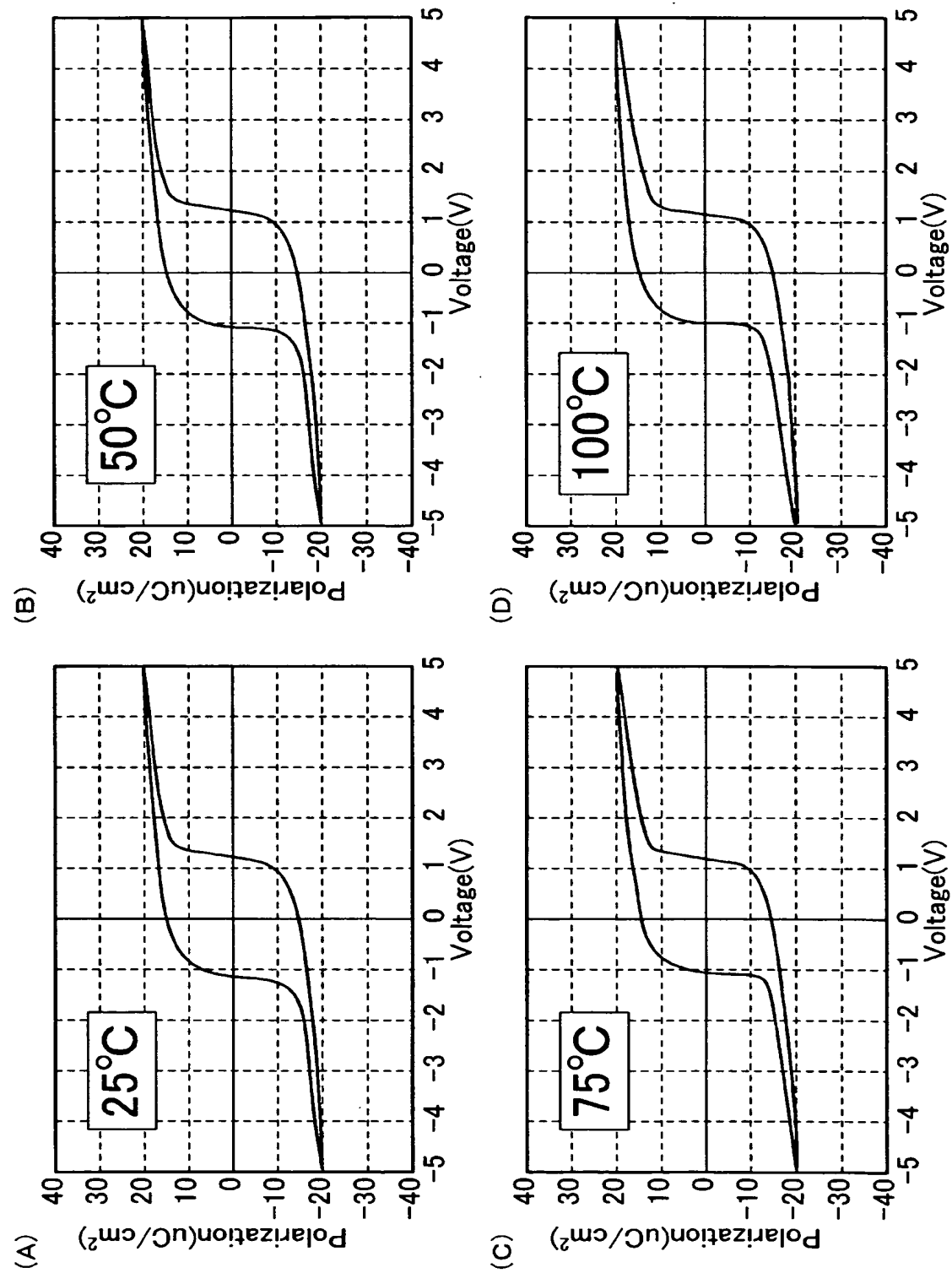
【図 9】



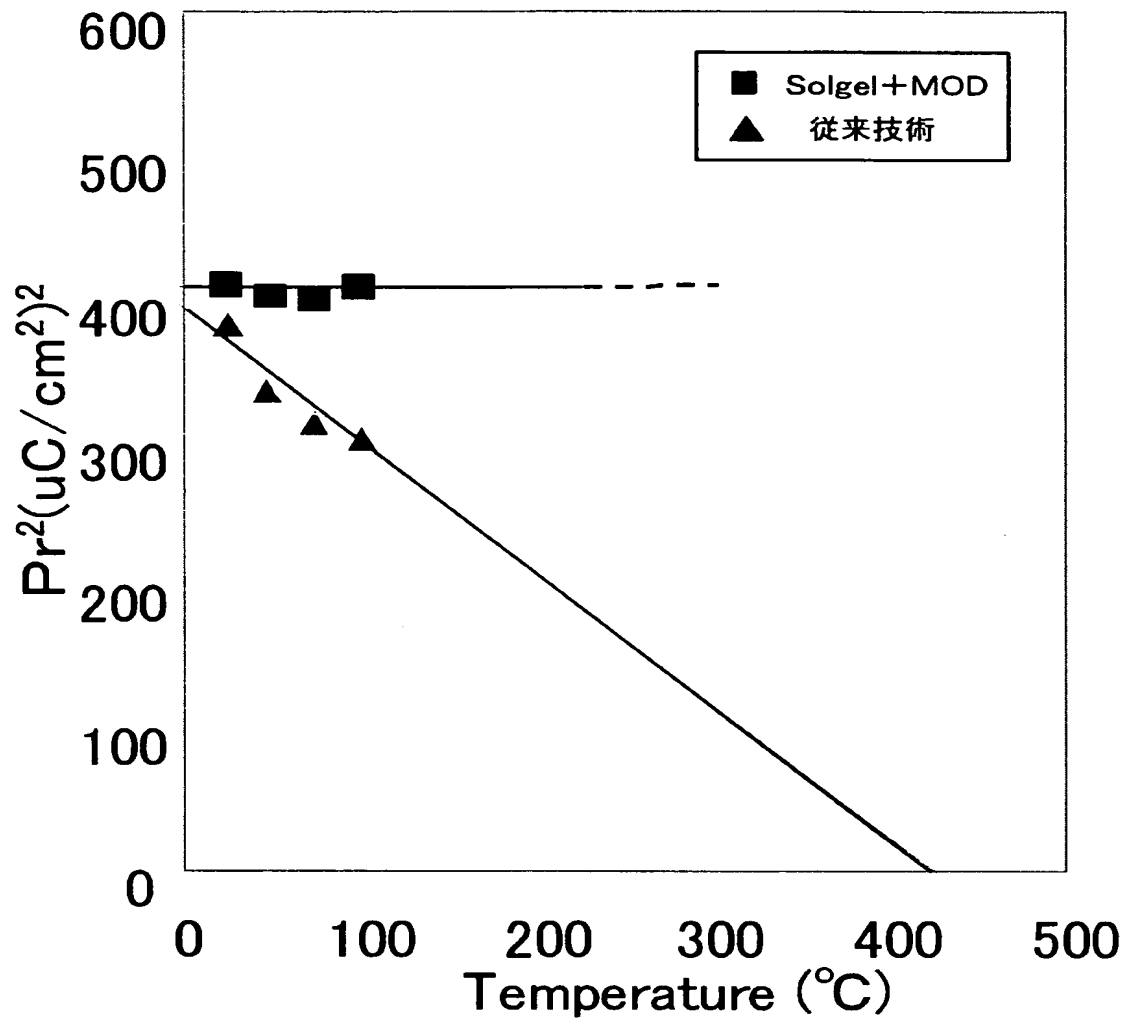
【図 10】



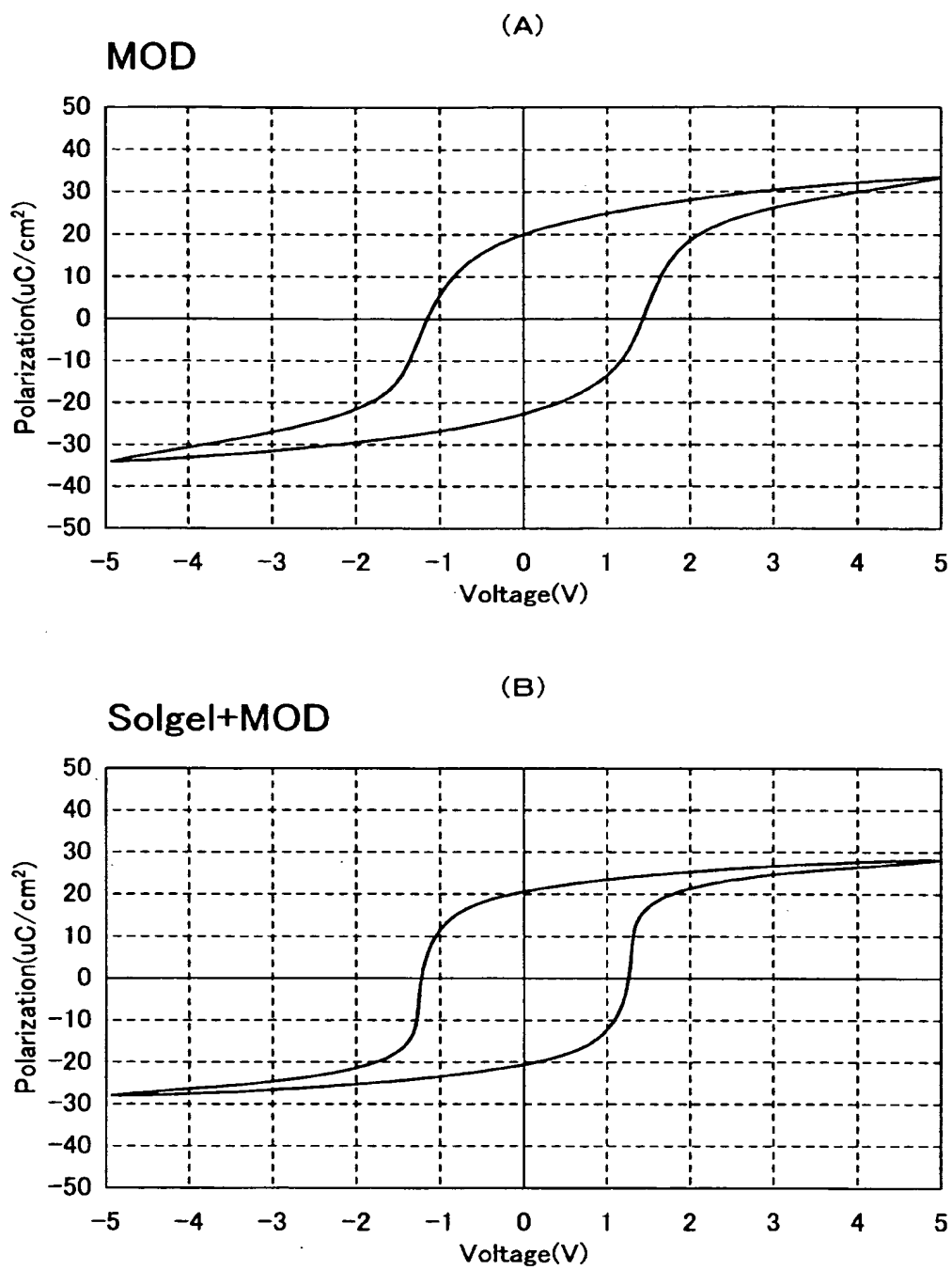
【図 11】



【図 12】

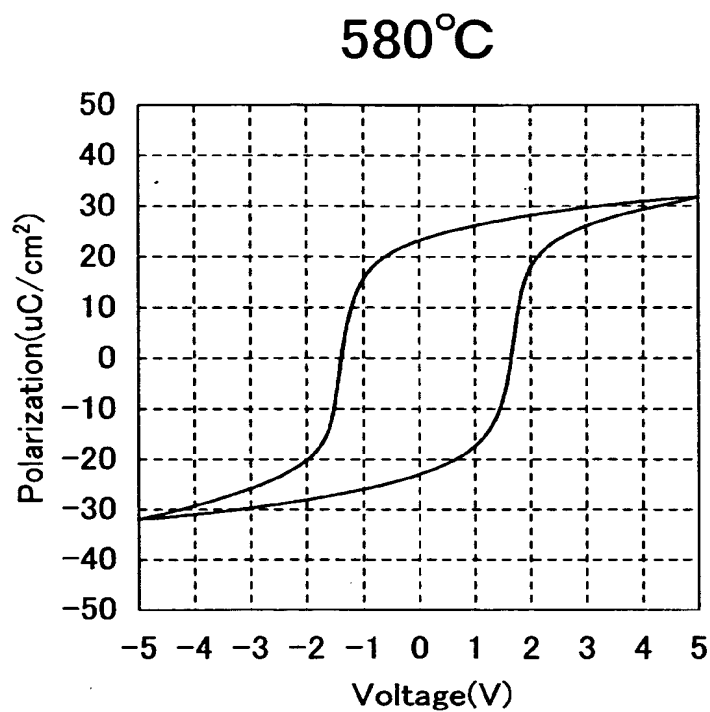


【図 13】

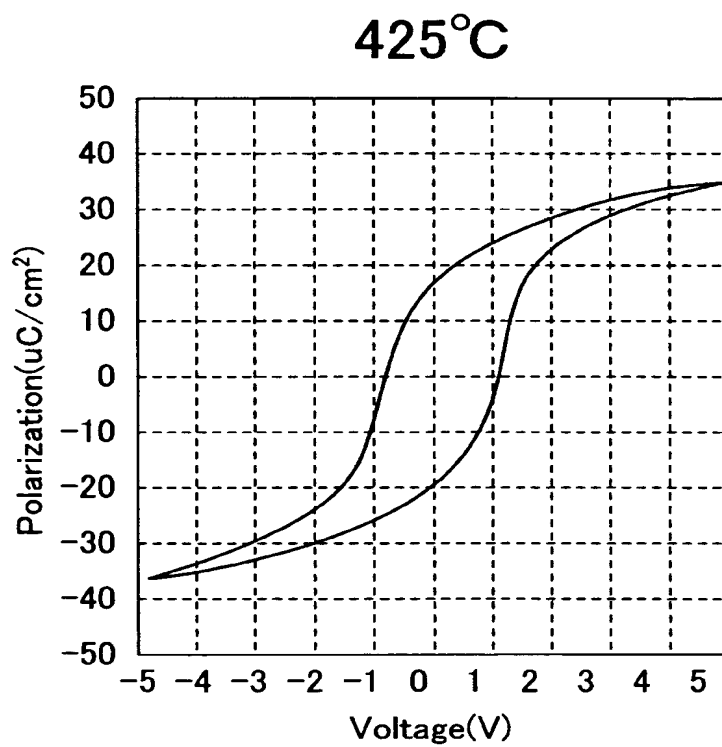


【図 14】

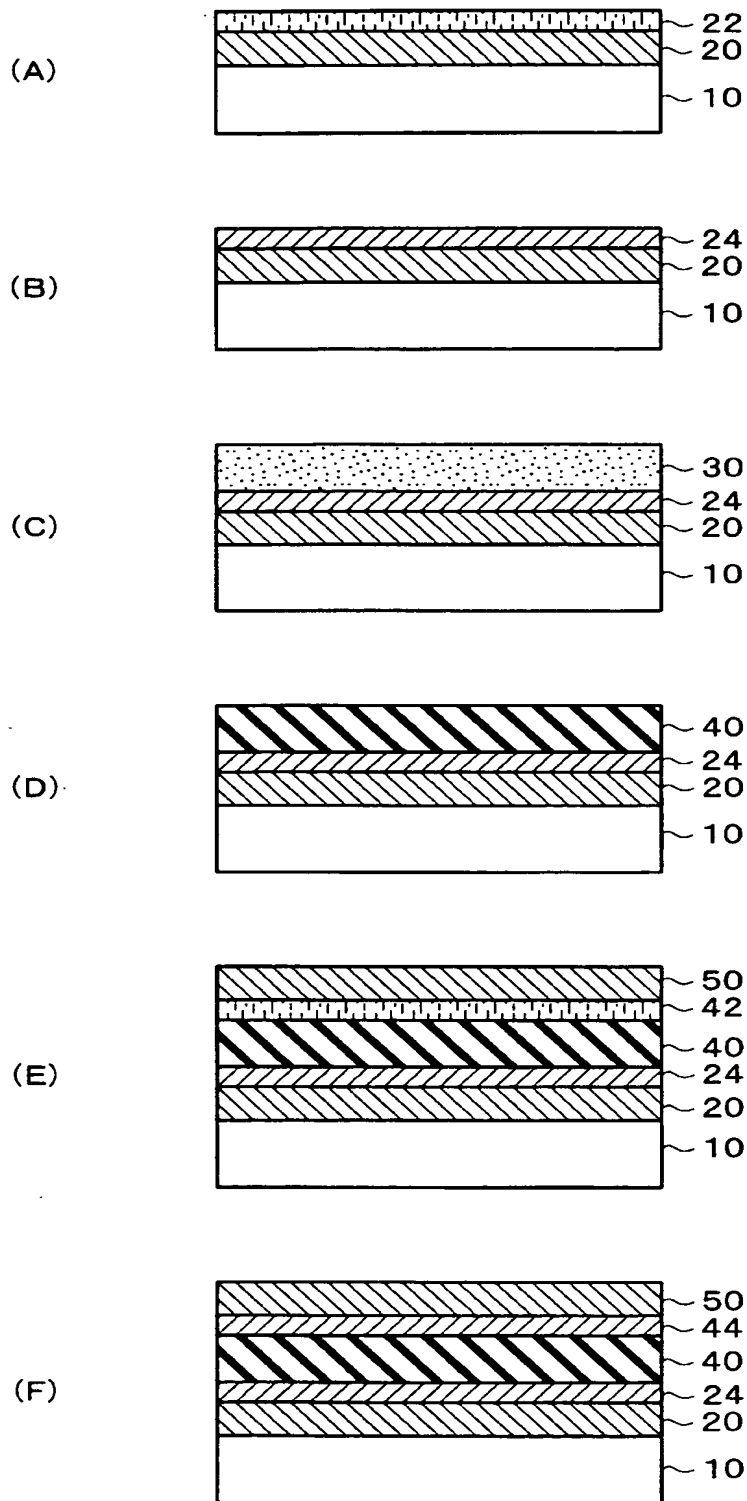
(A)



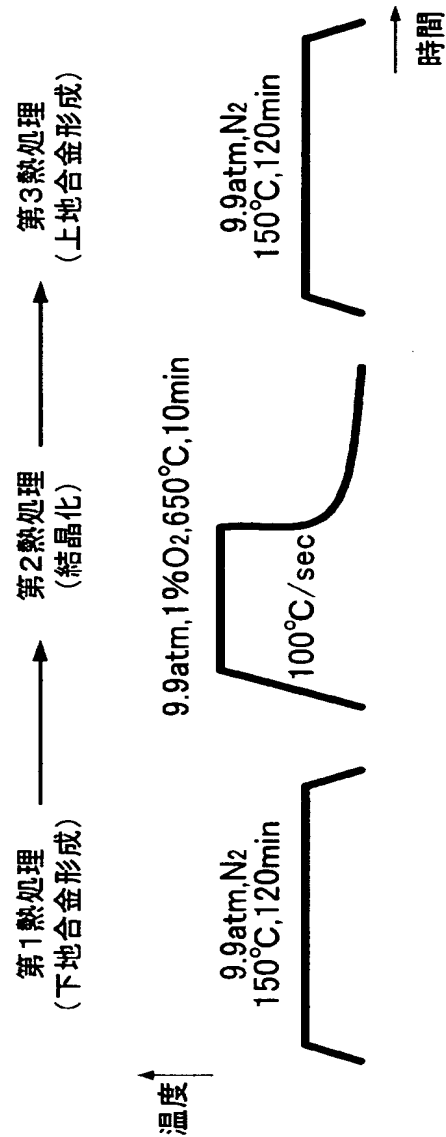
(B)



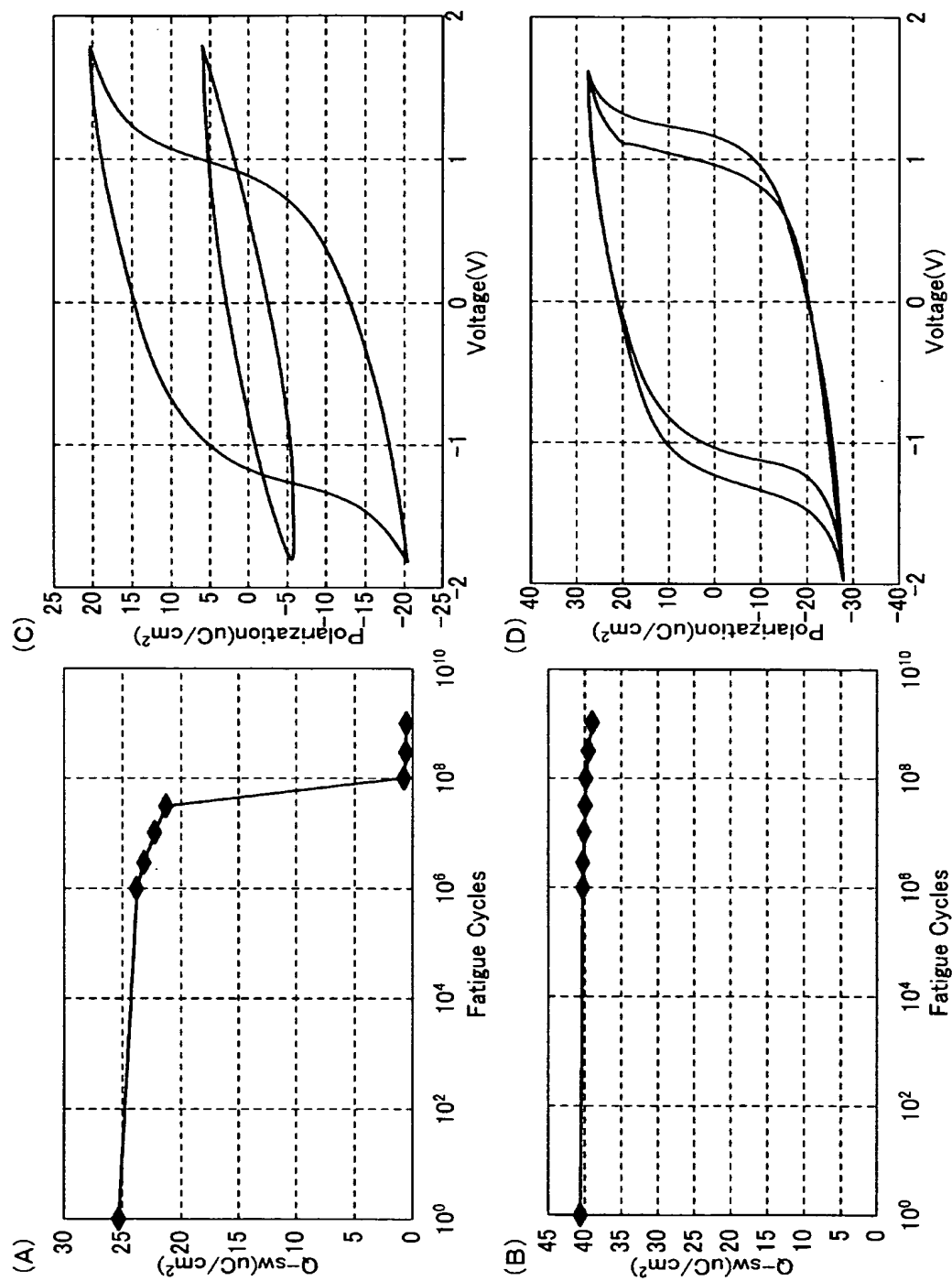
【図 15】



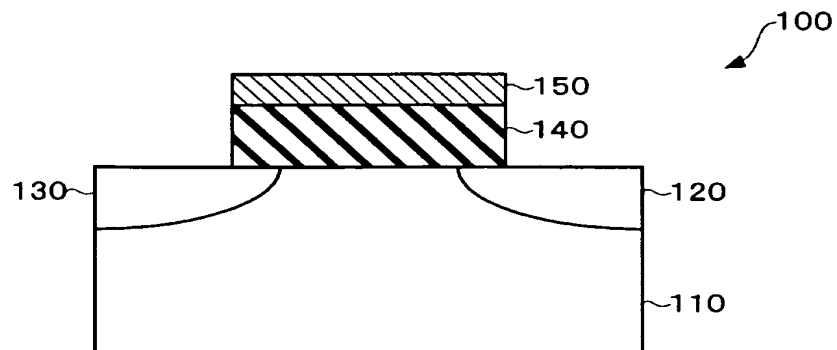
【図 1 6】



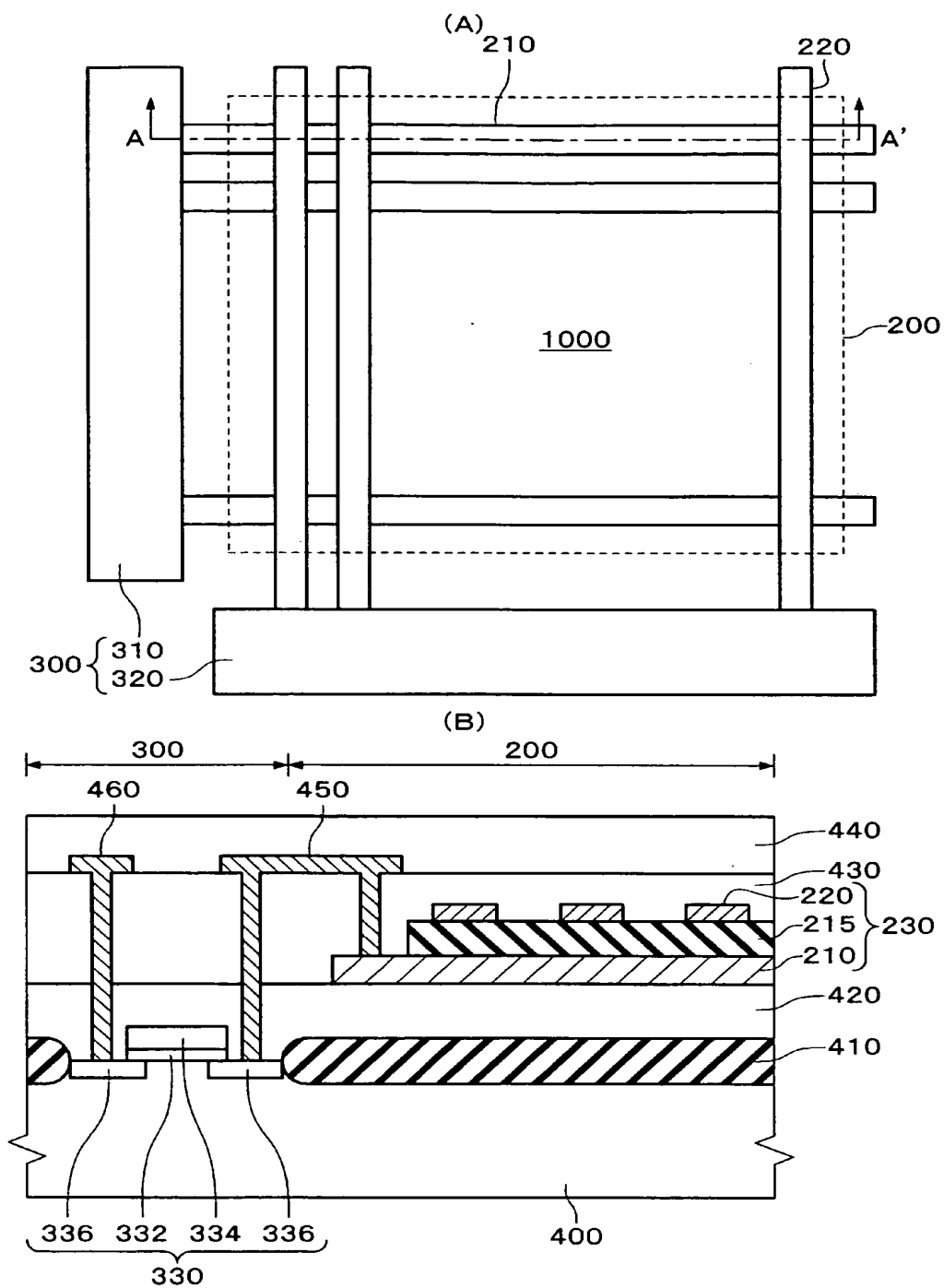
【図 17】



【図 18】



【図 19】



【書類名】 要約書

【要約】

【課題】 良好な特性を有するセラミックス膜の製造方法、およびこの製造方法により得られるセラミックス膜を提供する。セラミックス膜と電極との間の界面を改善し、疲労特性を向上させることができる強誘電体キャパシタの製造方法、およびこの製造方法により得られる強誘電体キャパシタを提供する。このセラミックス膜または強誘電体キャパシタが適用された半導体装置を提供する。

【解決手段】 基体 1 0 上に下部電極 2 0 を形成し、複合酸化物を含む原材料体 3 0 を、2 気圧以上に加圧され、かつ体積比 1 0 % 以下の酸素を含む雰囲気中および 1 0 0 ℃ / 分以下の昇温速度の条件で熱処理することにより、下部電極 2 0 の上に複合酸化物を構成する第 1 金属と該下部電極 2 0 を構成する第 2 金属との化合物からなる下部合金膜 2 4 を形成するとともに、下部合金膜 2 4 の上に原材料体 3 0 が結晶化されたセラミックス膜 4 0 を形成し、セラミックス膜 4 0 の上に上部電極 5 0 を形成することを含む。

【選択図】 図 1

特願 2 0 0 2 - 3 7 1 5 2 2

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 2 3 6 9 ]

1. 変更年月日

1 9 9 0 年 8 月 2 0 日

[変更理由]

新規登録

住 所

東京都新宿区西新宿 2 丁目 4 番 1 号

氏 名

セイコーエプソン株式会社